

Д. В. Фомин

Основы компьютерной электроники

DirectMEDIA

Учебное пособие

Д. В. Фомин

ОСНОВЫ КОМПЬЮТЕРНОЙ ЭЛЕКТРОНИКИ

Учебное пособие

Издание второе, стереотипное



Москва
Берлин
2019

УДК 621.38
ББК 32.973я73
Ф76

Автор:

Фомин Д.В., начальник отдела информационных технологий,
доцент кафедры прикладной информатики и математики
БФ НОУ ВПО МосАП, к.ф.- м. н.

Рецензенты:

Гетман А.Н. зав. кафедрой прикладной информатики и математики
БФ НОУ ВПО МосАП, к. т. н.
Семочкин А.Н., доцент кафедры информатики БГПУ, к.ф.- м. н. кафедра
прикладной информатики и математики БФ НОУ ВПО МосАП.

Фомин, Д. В.

Ф76 Основы компьютерной электроники : учебное пособие /
Д. В. Фомин. — Изд. 2-е, стер. — Москва ; Берлин :
Директ-Медиа, 2019. — 108 с.

ISBN 978-5-4499-0152-1

Учебное пособие содержит весь необходимый материал по дисциплине Основы компьютерной электроники, который будет полезен также при изучении ряда других дисциплин, связанных с информатикой.

Пособие рассчитано как на студентов направления «Прикладная информатика» и специальности «Прикладная информатика (в экономике)», так и других специальностей в области вычислительных и информационных технологий.

УДК 621.38
ББК 32.973я73

ISBN 978-5-4499-0152-1 © Фомин Д. В., текст, 2019
© Издательство «Директ-Медиа», оформление, 2019

ОГЛАВЛЕНИЕ

Введение.....	5
Глава 1. Понятие о сигнале.....	6
1.1. Виды сигналов.....	6
1.2. Преобразование аналоговых сигналов в цифровые сигналы.....	7
1.3. Элементы цифрового сигнала.....	9
Глава 2. Системы счисления.....	11
2.1. Кодирование.....	11
2.2. Перевод из одной системы счисления в другую.....	11
2.3. Арифметические операции над двоичными числами.....	14
2.4. Единицы измерения компьютерной информации.....	20
Глава 3. Булева алгебра	22
3.1. Понятия алгебры логики.....	22
3.2. Основные функции.....	22
3.3. Базисы.....	25
3.4. Эффект «гонок» в цифровой электронике, способы борьбы.....	27
Глава 4. Транзисторы.....	30
4.1. Изобретение транзистора.....	30
4.2. Типы транзисторов.....	31
4.3. Ключевые схемы работы транзисторов.....	36
4.4. Современные транзисторы.....	39
4.5. Нанотехнологии.....	43
Глава 5. Интегральные микросхемы.....	46
5.1. Появление интегральных микросхем.....	46
5.2. Типы интегральных микросхем.....	46
5.3. Изготовление интегральных микросхем.....	47
Глава 6. Интегральные микросхемы последовательностного и комбинационного типов.....	57
6.1. Триггеры.....	58
6.2. Регистры.....	62
6.3. Счетчики.....	64
6.4. Шифраторы и дешифраторы.....	65
6.5. Мультиплексоры и демультиплексоры.....	66
6.6. Сумматоры и вычитатели.....	67
Глава 7. Генераторы импульсов.....	71
7.1. Ждущий мультивибратор.....	71
7.2. Несимметричный мультивибратор.....	72
7.3. Генераторы линейно изменяющего напряжения.....	73
Глава 8. Операционные усилители, компараторы, АЦП, ЦАП.....	76
8.1. Операционные усилители.....	76
8.2. Компараторы.....	78
8.3. Аналого-цифровые преобразователи.....	79
8.4. Цифро-аналоговые преобразователи.....	81

Глава 9. Запоминающие устройства.....	86
9.1. Ячейка памяти.....	86
9.2. Оперативные запоминающие устройства.....	87
9.3. Статические оперативные запоминающие устройства.....	87
9.4. Динамические оперативные запоминающие устройства.....	88
9.5. Постоянные запоминающие устройства.....	89
9.6. Информационная емкость ИМС ЗУ.....	92
Глава 10. Введение в микропроцессоры.....	94
10.1 Классификация микропроцессоров.....	94
10.2 Архитектура микропроцессоров.....	97
10.3 Основные характеристики микропроцессоров.....	103
Список литературы.....	105
Интернет ссылки.....	107

Введение

За прошедшие десятилетия электронно-вычислительные машины, или по-другому, что наиболее привычно для уха современного человека – компьютеры, претерпели серьезные изменения в сторону уменьшения своих размеров, увеличения производительности и функциональности в работе, охвате все более широкого круга, решаемых задач. Однако основы построения компьютеров – математические алгоритмы, способы обработки сигналов, элементная база и многое другое не сильно изменились за прошедшее время. Данное учебное пособие посвящено изучению, как основ построения вычислительной техники, так и освещению ближайших перспектив связанных с дальнейшим прогрессом в области компьютеростроения.

Данное учебное пособие предназначено для студентов очной и заочной форм обучения по направлению Прикладная информатика, изучающих предмет Основы компьютерной электроники.

Цель данного учебного пособия - сформировать у студентов представление не только об отдельных элементах, технологиях и математических методах используемых при создании компьютеров, но и дать четкое представление об их тесной и неразрывной взаимосвязи. Поэтому в учебном пособии рассматривается большой спектр материала, связанного с компьютером, предложенный в сжатом виде, но вполне достаточный для понимания роли каждого из рассматриваемых объектов, в системе построения вычислительной цифровой техники.

Особое внимание уделяется вопросам, связанным с будущим развитием компьютерной электроники, проблемам, которые стоят перед ней в настоящий момент, и перспективам по их разрешению.

Данное учебное пособие можно рассматривать и как план для более углубленного изучения, каждой из освещаемых тем, касающихся основ компьютерной электроники.

В конце каждой главы предлагаются вопросы для самопроверки, призванные закрепить знания обучаемого и еще раз подчеркнуть наиболее важные моменты пройденного материала.

Учебное пособие может быть полезно не только студентам, но и школьникам, проходящим обучение в профильных классах информационной направленности.

Глава 1. Понятие о сигнале

Составной частью всех *электронно-вычислительных машин* (ЭВМ), различных модулей автоматизированных систем управления являются *цифровые устройства*, которые выполняют обработку, хранение и передачу информации.

Информация - это отражение окружающего нас реального мира. Более специфичное определение информации даст наука *информатика* - совокупность фактов, явлений и событий, представляющих интерес и подлежащих регистрации и обработке.

Восприятие информации происходит посредством ее носителей - речи, текста, цифр и т.п.; которые сами по себе не являются информацией, а служат лишь элементами для ее переноса.

В электронике информацию, воплощенную и зафиксированную в некоторой материальной форме, называют *сообщением* и передают с помощью *сигналов*.

При передаче *сообщений* используют различные физические процессы (электрический ток, световой поток и др.), которые могут существовать сами по себе или использоваться для других целей, как, например, для передачи энергии. И лишь в случае, когда какая-либо физическая величина этих процессов несет в себе информацию, говорят, что такой процесс является *сигналом*. Именно в этом смысле используются понятия: *электрический сигнал*, *световой сигнал* и т.д. Итак, электрический сигнал - не просто электрический ток, а ток, *величина* которого несет в себе определенную информацию.

1.1. Виды сигналов

Среди множества сигналов можно выделить два основных типа, используемых для передачи, обработки и хранения информации - это *аналоговый* и *дискретный* сигналы (рисунок 1.1).

Аналоговый или непрерывный сигнал представляет собой определенный для любого момента времени и по амплитуде процесс, а поскольку порождающие такие сигналы физические процессы, обычно сами являются непрерывными, этим объясняется, почему сигналы такого типа и называются еще *аналоговыми*, т.е. аналогичные порождающим их процессам.

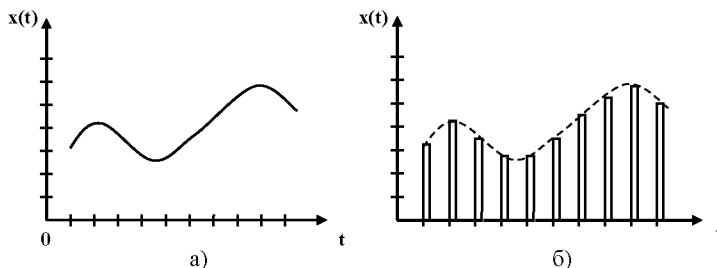


Рисунок 1.1 - Виды сигналов: аналоговый (а) и дискретный (б) сигналы.

Аналоговый сигнал всегда является функцией времени $x(t)$. Причем эта функция может принимать любые вещественные значения в диапазоне изменения аргумента t .

Дискретным называют сигнал, определенный только в отдельные (дискретные) моменты времени, например, через одну миллисекунду. Каждое значение дискретного сигнала может быть представлено числом любой приемлемой системы счисления. В цифровых системах представление дискретных значений сигнала числом, называют *кодированием*.

1.2. Преобразование аналоговых сигналов в цифровые сигналы

Любой аналоговый сигнал можно привести к дискретной, а затем, после кодирования к цифровой форме. Это широко используется в компьютерной электронике, которая построена на использовании в основном цифровых устройств и поэтому оперирует дискретными значениями. Помимо этого информацию в цифровом виде легче хранить, а также передавать практически без потерь по современным линиям связи.

Преобразование аналогового сигнала в дискретный состоит из двух этапов: *дискретизации по времени* и *квантования по амплитуде* (рисунок 1.2).

Дискретизация по времени означает, что сигнал представляется рядом своих отсчетов (дискретов) непрерывных по амплитуде и взятых через равные промежутки времени $\Delta t = t_n - t_{n-1}$ (хотя в некоторых специальных случаях может применяться и неравномерная по времени дискретизация, например при оцифровке узкополосных сигналов).

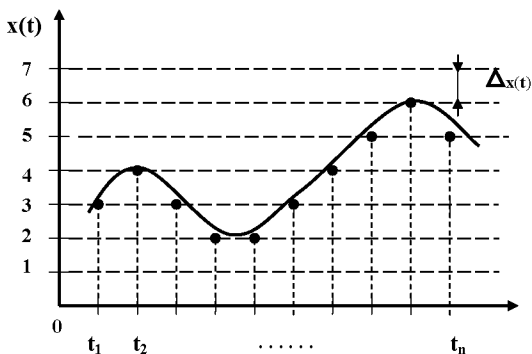


Рисунок 1.2. - Процесс преобразования аналогового сигнала в цифровой.

При *квантовании по амплитуде* происходит замена возможных значений сигнала $x_1, x_2 \dots x_n$, когда каждому $x(t)$ сопоставляется ближайшее число из набора фиксированных величин, называемых *уровнями квантования*.

По сути, процесс квантования это та же дискретизация, поскольку шкала квантования состоит из дискретных отсчетов, и значения присваиваются не непрерывно, а с интервалом, т.е. дискретно. Тем не менее, в практику вошло называть этот процесс - *квантованием*. Шаг квантования определяют как:

$$\Delta x(t) = x(n \Delta t) / K_n, \text{ где}$$

n – количество отсчетов за единицу времени;

Δt – период времени между двумя отсчетами ($\Delta t = t_n - t_{n-1}$);

K_n – десятичный эквивалент количества шагов квантования.

На рисунке 1.3 представлены два варианта преобразование одного и того же аналогового сигнала в дискретный. Не трудно заметить, что вариант на рисунке 1.3, б предпочтительней, так как цифровой сигнал более точно описывает изначальный аналоговый. Это произошло благодаря тому, что период времени между двумя отсчетами на рисунке 1.3, б меньше, чем на рисунке 1.3, а: $\Delta t_b < \Delta t_a$, другими словами частота дискретизации по времени (обратная величина периоду времени Δt) во втором случае была задана выше, чем в первом.

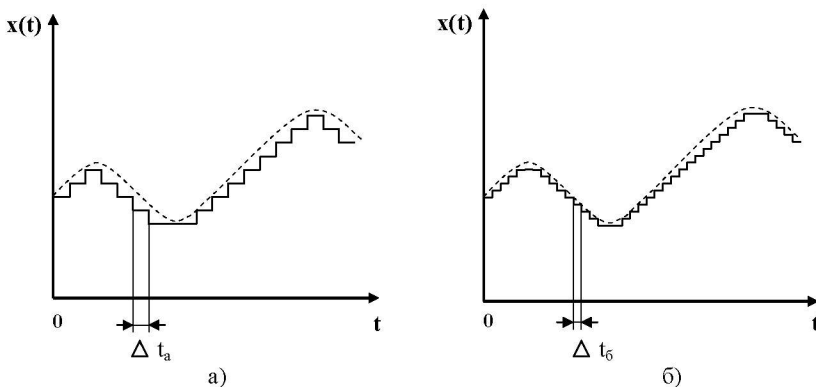


Рисунок 1.3. -Варианты преобразования одного и того же аналогового сигнала в цифровой. Вариант б точнее, т.к. $\Delta t_b < \Delta t_a$.

Возникает закономерный вопрос: какой должна быть оптимальная частота дискретизации по времени? Ответ на него дал Гарри Найквист (1889-1976), американский физик-электрик и изобретатель, в статье "Certain Topics in Telegraph Transmission Theory" ("Некоторые вопросы теории телеграфной передачи") в 1928 году, в которой он изложил принципы осуществления выборки непрерывных сигналов для преобразования их в цифровой вид.

Спустя 5 лет тот же самый результат независимо от американского коллеги был получен в СССР В. А. Котельниковым, который изложил результаты своих изысканий в работе "О пропускной способности "эфира" и проволоки в электросвязи" в 1933 году. Поэтому в России соответствующие положения чаще называют теоремой Котельникова.

Согласно предложенной теореме, чтобы аналоговый (непрерывный)

сигнал можно было абсолютно точно восстановить по его отсчётам, частота дискретизации должна быть в два раза выше *максимальной* частоты сигнала: $f_0 = 2f_{c\max}$ (Гц), или, отсчёты сигнала должны брать не реже чем через : $\Delta t = 1/(2f_{c\max})$ секунды.

1.3. Элементы цифрового сигнала

Как выглядит цифровой сигнал на экране осциллографа (прибор для изучения параметров электрических сигналов непосредственно на экране) можно увидеть на рисунке 1.4.

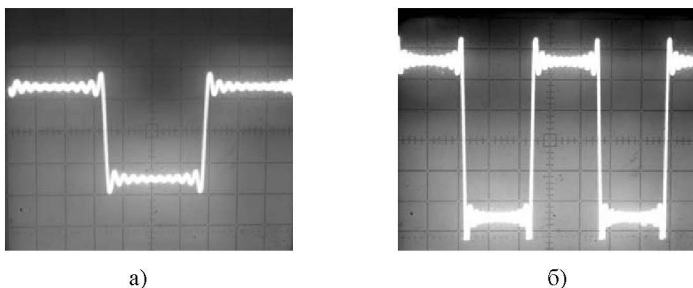


Рисунок 1.4. – Цифровой сигнал на экране осциллографа: а – одиночный, б – множественный.

Необходимо уяснить, что при всей внешней простоте формы цифрового сигнала - его отдельные элементы играют важное значение при проектировании электронной техники. На рисунке 1.5 показаны положительный и отрицательный сигналы, имеющие прямопротивоположные пассивный и активный уровни (например, у положительного сигнала пассивным является уровень соответствующий логическому «0», а активный – «1»), а также обладающие передним и задним фронтами.

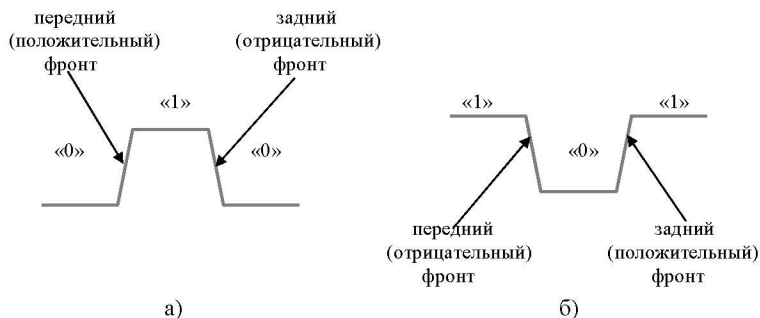


Рисунок 1.5. - Элементы положительного (а) и отрицательного (б) цифровых сигналов.

Цифровые устройства могут работать с дискретными сигналами как в статическом режиме (когда на входе устройства уже присутствует сигнал определенного уровня), так и в динамическом режиме, когда уровень сигнала меняется, как это показано на рисунке 1.5. В последнем случае возможны три варианта срабатывания цифрового устройства (рассмотрим их на примере положительного цифрового сигнала, представленного на рисунке 1.5, а):

- при переходе из нулевого уровня сигнала в единичный (или говорят: по переднему фронту);
- при переходе из единичного уровня сигнала в нулевой (по заднему фронту);
- поочередно – вначале по переднему, а затем по заднему фронту.

Так, современная оперативная память компьютера за один тактовый импульс, срабатывает по двум фронтам и успевает выполнить сразу две операции, например, чтения информации или ее записи.

Подводя итог первой главе, нужно еще раз уделить внимание преимуществам цифрового сигнала перед аналоговым, поскольку именно благодаря этим преимуществам существует современная тенденция перехода различных информационных каналов на цифровой формат:

- информацию в цифровом виде можно длительно хранить, причем без потерь;
- информацию в цифровом виде можно многократно копировать (перезаписывать) без искажений;
- цифровые сигналы – это качественная и скоростная передача информации на большие расстояния;
- устройства, работающие с цифровыми сигналами проще проектировать (всегда можно точно рассчитать и предсказать их «поведение»);
- устройства, работающие с цифровыми сигналами легче тестировать и ремонтировать, нежели чем аналоговые устройства.

Вопросы для самопроверки:

1. Что такое *информация*?
2. Дайте определение *сообщению*.
3. Что подразумевают под понятием *сигнала*?
4. Какие виды сигналов существуют и чем отличаются друг от друга?
5. Как в цифровых системах называют представление дискретных значений сигнала числом?
6. Из каких этапов состоит преобразование аналогового сигнала в цифровой?
7. Как определяют шаг квантования?
8. О чем гласит теорема Найквиста-Котельникова?
9. Какие основные элементы цифрового сигнала Вы знаете?
10. Какое значение имеет срабатывание цифрового устройства одновременно по двум фронтам управляющего сигнала?
11. Какими преимуществами обладает цифровой сигнал перед аналоговым сигналом?

Глава 2. Системы счисления

2.1. Кодирование

Поскольку дискретность - это случай, когда объект или явление имеет конечное (счетное) число вариаций, то, для того чтобы выделить конкретное из всего возможного, нужно каждому конкретному дать оригинальное имя (другими словами перечислить). Эти имена и будут нести в себе информацию об объектах, явлениях и т. п. В качестве имен часто используют целые числа 0, 1, 2..., т.е. применяют *кодирование*. Именно такая *цифровая* форма представления информации используется в ЭВМ.

Код, в котором использованы специальные символы для обозначения количества каких либо объектов называют *системой счисления*.

Количество символов в системе счисления носит название его *основания*.

Например, самая известная десятичная система имеет символы 0,1,2,3,4,5,6,7,8 и 9 всего их 10, поэтому её называют *системой счисления с основанием 10*. Двоичная система счисления имеет только 2 символа 0 и 1, поэтому её называют *системой счисления с основанием 2*. В шестнадцатеричной системе используется 16 символов: 0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F и т.д.

Чем меньше основание системы счисления, тем больше разрядов требуется для представления одного и того же количества объектов, как это видно из таблицы 2.1.

Таблица 2.1. - Сопоставление чисел разных систем счисления

Десятичное число	0	1	2	3	4	5	6	7	8	9
Двоичное число	0	1	10	11	100	101	110	111	1000	1001

Выше приведенный пример также служит иллюстрацией к тому, что символы одной системы счисления могут быть представлены символами другой системы счисления.

2.2. Перевод из одной системы счисления в другую

Рассмотрим число 758 в *десятичной системе* - его записывают еще так: 758_{10} . В этом числе:

Цифра 7 обозначает 700, так как она занимают 3 разряд слева от десятичной точки,

Цифра 5 обозначает 50, так как она занимает второй разряд от десятичной точки,

Цифра 8 представляет число 8, поскольку она находится в первом разряде слева от десятичной точки, таким образом, всё число есть сумма:

$$758 = 700 + 50 + 8 = 7 \cdot 10^2 + 5 \cdot 10^1 + 8 \cdot 10^0.$$

Рассмотренный пример иллюстрирует понятие *веса разряда*.

Аналогичное понятие вес разряда используется и в других системах счисления, например в двоичной, так для числа $1011_2 = 2^3 \cdot 1 + 2^2 \cdot 0 + 2^1 \cdot 1 + 2^0 \cdot 1$

Вес следующего разряда всегда равен весу предыдущего разряда умноженному на основание системы счисления.

Учитывая это правило, запишем веса десяти первых разрядов двоичной системы счисления:

Таблица 2.2. - Веса десяти первых разрядов двоичной системы счисления.

2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
512	256	128	64	32	16	8	4	2	1

Используя понятие *весов* легко преобразовывать числа одной системы счисления в числа другой системы счисления, например двоичное число **110001** необходимо преобразовать в десятичное:

Искомое десятичное число будет равно сумме произведений соответствующих разрядов двоичного числа и их *весов* из таблицы 2.3:
 $110001 = 32 \cdot 1 + 16 \cdot 1 + 8 \cdot 0 + 4 \cdot 0 + 2 \cdot 0 + 1 \cdot 1 = 49_{10}$.

Таблица 2.3. - Веса десяти первых разрядов двоичной системы счисления и заданное двоичное число.

2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
512	256	128	64	32	16	8	4	2	1
				1	1	0	0	0	1

Рассмотрим обратный случай – преобразование числа десятичной системы счисления в число двоичной системы счисления.

Например, нужно перевести в двоичную систему счисления число 11_{10} . Это можно осуществить делением числа 11_{10} , на основание системы счисления в которую переходим, в целых числах с выписыванием остатков деления, по следующей схеме:

$11 : 2 = 5$ остаток **1** это разряд весом 1
 $5 : 2 = 2$ остаток **1** это разряд весом 2
 $2 : 2 = 1$ остаток **0** это разряд весом 4
 $1 : 2 = 0$ остаток **1** это разряд весом 8

Процесс перехода заканчивается в тот момент, когда очередной результат деления даст ноль (0) целых.

Помня о том, что самый младший разряд всегда занимает крайнее правое место в записанном числе в любой системе счисления, записываем результат:

$11_{10} = 1011_2$.

Таким образом, *остатки, от деления, выписанные в соответствии с весами разрядов, дают искомое число.*

Легко проверить полученный результат по таблице 2.4:

Таблица 2.4. - Веса десяти первых разрядов двоичной системы счисления и искомое двоичное число.

2^9	2^8	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
512	256	128	64	32	16	8	4	2	1
						1	0	1	1

Проверяем, подстановкой из таблицы 2.4: $2^3+2^1+2^0+ = 8+2+1 = 11_{10}$.

Если говорить о *шестнадцатеричной* системе счисления, то согласно определению, в ее составе должно быть 16 различных символов, это - 0,1,2,3,4,5,6,7,8,9,A, B, C, D, E, F. Здесь буква A обозначает число 10, B обозначает число 11 и т.д.

Таблица 2.5 - Сопоставление чисел разных систем счисления.

Десятичное число	Двоичное число	Шестнадцатеричное число
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7
8	1000	8
9	1001	9
10	1010	A
11	1011	B
12	1100	C
13	1101	D
14	1110	E
15	1111	F

Преимущество шестнадцатеричной системы в отличие от десятичной состоит в том, что она позволяет реализовать переход от шестнадцатеричной к двоичной системе счисления достаточно просто, используя *тетрады* («tetra» в переводе с греческого означает четыре) двоичных символов (таблица 2.5.).

2.3. Арифметические операции над двоичными числами

При выполнении различных операций в современных ЭВМ, базирующихся на цифровых (дискретных) устройствах, информация обычно представляется (кодируется) числами двоичной системы счисления. Это связано с тем, что можно использовать электронные устройства всего с двумя электрическими состояниями (“1” и “0”), что значительно упрощает как изготовление самих устройств, так и представление информации в цифровом виде.

Общепринято, что символ “1” представляется некоторым стандартным уровнем напряжения или тока, а “0” - нулевым или близким к нулю уровнем напряжения или тока (так, например, для ТТЛ-логики *логической единицы* соответствует напряжение в 4,5 вольта, а *логическому нулю* соответствует напряжение в 0,8 вольт).

Сложение двоичных чисел выглядит следующим образом:

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 0 = 1$$

$1 + 1 = 10_2$ - т.к. единица получившаяся в результате сложения двух единиц младших разрядов переносится в старший разряд, в ответе показаны уже два разряда двоичного числа, а не цифра 10_{10} десятичной системы счисления. Еще один пример с переносом единицы в старший разряд:

$$1 + 1 + 1 = 11_2$$

Теперь рассмотрим более сложные примеры:

$$+ 1000011 = 67_{10}$$

$$0101010 = 42_{10}$$

$$\hline 1101101 = 109_{10}$$

или

$$+ 0111101 = 61_{10}$$

$$0110101 = 53_{10}$$

$$\hline 1110010 = 114_{10}$$

В двоичной системе счисления для представления знака числа используется дополнительный знаковый разряд (иногда несколько разрядов), который располагается перед старшим числовым разрядом. Для положительных чисел значение знакового разряда равно 0 (*нулю*), для отрицательного - 1 (*единице*).

Двоичный код со знаком называют также *прямым кодом*. В качестве примера рассмотрим положительное и отрицательное числа, десятичный эквивалент которых равен 153.

$\overline{0}10011001$ – код положительного числа 153_{10} ;

$\overline{1}10011001$ – код отрицательного числа - 153_{10} .

Обратный код получается путем замены (инвертирования) всех “0” на “1” и всех “1” на “0” прямого кода. Причем, знаковый разряд при этом остается неизменным.

$\overline{0}10011001$ – код положительного числа 153_{10} ;

$\overline{0}01100110$ – обратный код положительного числа 153_{10}

Обратный код, дополненный единицей в младшем разряде, называется дополнительным кодом. Так для рассмотренного числа $\overline{0}10011001$, дополнительный код будет выглядеть как: $\overline{0}\overline{0}1100111$.

Вычитание двоичных чисел происходит так:

$$10_2 - 1 = 1$$

$$1 - 0 = 1$$

$$1 - 1 = 0$$

$$0 - 0 = 0$$

Проверим первую строку выше записанного:

$$10_2 - 1 = 1$$

Для этого переведем левую и правую части этого равенства в десятичную систему:

$$1 * 2^1 + 0 * 2^0 - 1 * 2^0 = 1 * 2^0$$

получаем в десятичной системе:

$$2 + 0 - 1 = 1$$

Более сложный пример: вычтем из числа 100_2 число 10_2 . Вычитать будем «столбиком», как и в десятичной системе счисления:

$$\begin{array}{r} 100 \\ - 10 \\ \hline 10 \end{array}$$

Вначале из правого нуля в 100_2 вычли ноль, а затем, чтоб из среднего нуля в 100_2 вычесть 1, занимают 1 из третьей позиции. Всё как в десятичной системе, но только с 0 и 1.

Еще один пример: вычтем из числа 1001_2 число 10_2 :

$$\begin{array}{r} 1001 \\ - 10 \\ \hline 111 \end{array}$$

Следующий пример: вычтем из числа 1000_2 число 1_2 :

$$\begin{array}{r} 1000 \\ - 1 \\ \hline 111 \end{array}$$

Операция вычитания в цифровых системах нередко реализуется с помощью операции сложения. Вычитаемое при этом представляется в дополнительном коде (если расчет не требует высокой точности - в обратном коде).

Например, из числа 67_{10} необходимо вычесть число 42_{10} . Вначале вычитающее представляется в дополнительном коде со знаком «минус»:

$$-42_{10} = \overline{0101010} \rightarrow \overline{11010101} \rightarrow \overline{11010110}$$

Затем выполняется операция сложения:

$$\begin{array}{r} + \overline{01000011} = 67_{10} \\ \overline{11010110} = -42_{10} \text{ (в дополнительном коде)} \\ \hline \overline{00011001} = 25_{10} \end{array}$$

Теперь от числа 42_{10} отнимем число 67_{10} . Представим вычитающее в дополнительном коде со знаком «минус»:

$$-67_{10} = \overline{11000011} \rightarrow \overline{10111100} \rightarrow \overline{10111101}$$

Затем выполняется операция сложения:

$$\begin{array}{r} + \overline{00101010} = 42_{10} \\ \overline{10111101} = -67_{10} \text{ (в дополнительном коде)} \\ \hline \end{array}$$

$\overline{11100111}$ - поскольку результат отрицательное число его необходимо перевести в прямой код:

$\overline{10011000}$ - инвертируем, и после добавления единицы получаем:

$$\overline{10011001} = -25_{10}$$

Перейдем к умножению и делению двоичных чисел. Для умножения двоичных чисел действуют правила, которые полностью совпадают с аналогичными, применяемыми к десятичным числам: при умножении на ноль получается ноль; при умножении единицы на единицу получается единица.

Допустим, необходимо перемножить двоичные числа 1001 и 101.
Решение будет выглядеть следующим образом:

$$\begin{array}{rcl}
 \times 1001 & & (\text{первый множитель}) \\
 101 & & (\text{второй множитель}) \\
 1001 & & (\text{результат умножения единицы числа 101 на 1011}) \\
 1001 & & (\text{результат умножения единицы числа 101 на 1011}) \\
 \hline
 101101 & & (\text{произведение})
 \end{array}$$

Проверим вычисления:

$$\begin{aligned}
 1001_2 &= 9_{10}, \\
 101_2 &= 5_{10}, \\
 9_{10} \cdot 5_{10} &= 45_{10} = 101101_2
 \end{aligned}$$

При записи чисел "в столбик" необходимо, как и с десятичными, выравнивать их так, чтобы крайние правые ненулевые цифры оказались друг под другом. Например, необходимо найти произведение чисел 110_2 и 101000_2 .

$$\begin{array}{rcl}
 \times 110 & & (\text{первый множитель}) \\
 10100 & & (\text{второй множитель}) \\
 + 11 & & (\text{результат умножения единицы числа 101000 на 11}) \\
 11 & & (\text{результат умножения единицы числа 101000 на 11}) \\
 \hline
 1111000 & & (\text{произведение})
 \end{array}$$

Проверим вычисления:

$$\begin{aligned}
 110_2 &= 6_{10}, \\
 10100_2 &= 20_{10}, \\
 6_{10} \cdot 20_{10} &= 120_{10} = 1111000_2
 \end{aligned}$$

При умножении дробных чисел необходимо вычислить результат, не обращая внимания на двоичные запятые, и затем в произведении определить столько знаков после запятой, сколько их имеется в обоих числах вместе. После этого можно удалить крайние правые нули дробной части, если они есть.

Прежде чем показать, как перемножаются дробные числа, небольшое отступление, связанное с тем как осуществляется перевод простой десятичной дроби в двоичную систему счисления.

При переводе правильной десятичной дроби в систему счисления с основанием 2 необходимо сначала саму дробь, а затем дробные части всех последующих произведений последовательно умножать на 2, отделяя после каждого умножения целую часть произведения. Число в новой системе счисления записывается как последовательность полученных целых частей произведения. Умножение производится до тех пор, пока дробная часть произведения не станет равной нулю. Это значит, что сделан точный перевод. В противном случае перевод осуществляется до заданной точности.

Допустим необходимо перевести число 0,35 из десятичной системы в двоичную.

$$\begin{array}{r}
 0,35 \\
 \times \quad 2 \\
 \hline
 0 \text{ : } 70 \\
 \times \quad 2 \\
 \hline
 1 \text{ : } 40 \\
 \times \quad 2 \\
 \hline
 0 \text{ : } 80 \\
 \times \quad 2 \\
 \hline
 1 \text{ : } 60 \\
 \times \quad 2 \\
 \hline
 1 \text{ : } 20
 \end{array}$$

Итак, получаем: $0,35_{10} = 0,01011_2$

Обратный процесс преобразования представлен ниже:

$$0,01011_2 = 2^{-1} \cdot 0 + 2^{-2} \cdot 1 + 2^{-3} \cdot 0 + 2^{-4} \cdot 1 + 2^{-5} \cdot 1 = 0 + 0,25 + 0 + 0,0625 + 0,03125 = 0,34375$$

Правило округления двоичных чисел до целого значения состоит в следующем: если в старшем разряде дробной части числа имеется ноль, то дробная часть этого числа просто отсекается, а если единица, то к целой части числа следует прибавить единицу. Аналогично производится округление с другой точностью.

Чтобы выполнить умножение дробных двоичных чисел, например 11,1 и 10,101, запишем числа друг под другом, выровненные по правому краю и без двоичных запятых:

$$\begin{array}{rcl}
 \times & 111 & \text{(первый множитель)} \\
 & 10101 & \text{(второй множитель)} \\
 + & & \\
 & 111 & \text{(результат умножения единицы числа 10011 на 111)} \\
 & 111 & \text{(результат умножения единицы числа 10011 на 111)} \\
 & 111 & \text{(результат умножения единицы числа 10011 на 111)} \\
 \hline
 & 10010011 & \text{(произведение)}
 \end{array}$$

Поскольку в двух исходных числах справа от запятой находятся в совокупности 4 знака, то и в произведении нужно отделить 4 знака после двоичной запятой. Таким образом, реальным результатом умножения двух исходных двоичных чисел является

$$11,1 \cdot 10,101 = 1001,0011$$

Проверим вычисления:

$$11,1_2 = 3,5_{10},$$

$$10,101_2 = 2,625_{10},$$

$$3,5_{10} \cdot 2,625_{10} = 9,1875_{10} = 1001,0011_2$$

Деление двоичных чисел, как и десятичных, выполняется при записи чисел "углом". Для выполнения действия необходимо в делимом выбрать первую часть числа, которая совпадает с делителем по количеству знаков, — если число, образованное этими знаками, не меньше делителя. В противном случае выбирается такая первая часть числа, в которой знаков на один больше, чем в делителе.

В обоих случаях первая цифра частного равна единице, но не тогда, когда делимое меньше делителя: лишь в этом случае первой цифрой частного будет 0, и это означает, что частное содержит ноль целых. Далее деление производится так же, как и в десятичной системе. Не стоит забывать, что цифры частного — это лишь 1 или 0.

Ниже представлен пример обычного деления двоичных чисел без остатка. Допустим, необходимо разделить число 1110_2 на 111_2 .

$$\begin{array}{r|l} 1110 & 111 \\ -111 & 10 \\ \hline 0 & \end{array}$$

Проверим вычисления:

$$1110_2 = 14_{10},$$

$$111_2 = 7_{10},$$

$$10_2 = 2_{10},$$

$$14_{10} : 7_{10} = 2_{10} = 10_2$$

Вот другой пример: найти частное от деления двоичных чисел 1001011_2 на 101_2 .

$$\begin{array}{r}
 - 1001011 \quad | \quad 101 \\
 \underline{101} \quad | \quad \overline{1111} \\
 -1000 \quad | \\
 101 \\
 \underline{-111} \\
 101 \\
 \underline{-101} \\
 101 \\
 \underline{01} \\
 0
 \end{array}$$

Проверим вычисления:

$$1001011_2 = 75_{10},$$

$$101_2 = 5_{10},$$

$$1111_2 = 15_{10},$$

$$75_{10} : 5_{10} = 15_{10} = 1111_2$$

Таким образом, на основании рассмотренных примеров было показано, как выполняются арифметические операции над двоичными числами.

2.4. Единицы измерения компьютерной информации

Как уже упоминалось, в современных ЭВМ используется двоичная система счисления, поэтому всего двумя цифрами (“1” или “0”) может быть представлена минимальная единица компьютерной информации, название которой и происходит от английского:

binary digit (*двоичное число*) – сокращенно **bit** (*бит*).

Однако наиболее часто употребляется другая единица измерения информации – **byte** (*байт*):

$$1 \text{ байт} = 8 \text{ бит}$$

Сколько различных значений может принимать один *байт* информации? Учитывая, что речь идет о системе счисления с основанием два, и, принимая во внимание, что байт состоит из восьми бит, получаем - 2^8 или 256 целых чисел. Этого вполне достаточно чтобы дать уникальное 8-ми битовое кодовое обозначение каждой заглавной и строчной букве любого алфавита, всем цифрам, знакам препинания и другим необходимым символам. Такой способ кодирования (с помощью 256 знаков) применен в ASCII (American Standard Coding for Information Interchange).

К битам и байтам применяются приставки кило-, мега-, гига- и т.д.. В соответствии с международными соглашениями по системам измерения (СИ) они означают соответственно приставки 10^3 , 10^6 , 10^9 и т.д. Однако, учитывая,

что речь идет о двоичной системе счисления, то, например 1 килобайт, не будет равен 1000 байт, как это было бы в десятичной системе счисления.

Вот как выглядят более крупные единицы измерения компьютерной информации:

1 килобайт (Кб) = 2^{10} байт (б) = 1024 байт (б);
1 мегабайт (Мб) = 1024 килобайт (Кб) = 2^{20} байт (б) = 1 048 576 байт (б);
1 гигабайт (Гб) = 1024 мегабайт (Мб) = 2^{30} байт (б) =
= 1 073 741 824 байт (б);
1 терабайт (Тб) = 1024 гигабайт (Гб) = 2^{40} байт (б) =
= 1 099 511 627 776 байт (б).

Считается, что 1 байт, как правило, соответствует одному печатному знаку (букве, цифре, символу). Стандартная страница машинописного текста с двумя интервалами между строк содержит приблизительно 2000 байт, или два килобайта – 2 Кб.

Обычный лазерный DVD-диск вместимостью 4.7 Гб позволит записать порядка 2.5 миллионов страниц или 5 тысяч томов книг объемом по 500 страниц каждый.

В о п р о с ы д л я с а м о п р о в е р к и:

1. Что называют *системой счисления*, ее *основанием*?
2. Какая связь между дискретными (цифровыми) *сигналами*, используемым в компьютерной электронике, и *системами счисления*?
3. Как вы понимаете выражение – *вес разряда*?
4. Для чего используют *прямой код*?
5. Для чего используют *дополнительный код*?
6. Какие системы счисления используют в ЭВМ?
7. Что такое *bit*?
8. Сколько бит в одном *байте*?
9. Сколько значений может принимать один *byte*?
10. Чему равен один *килобайт* и почему?

Глава 3. Булева алгебра

3.1. Понятия алгебры логики

Основоположником алгебры логики является великий немецкий математик Готфрид Вильгельм Лейбниц (1646 - 1716 гг.). Он сделал попытку построить универсальный язык, с помощью которого споры между людьми можно было бы разрешать посредством вычислений. На заложенном Лейбницем фундаменте ирландский математик Джордж Буль (1815-1864 гг.) в середине XIX века построил здание новой науки - алгебры логики, - которая в отличие от обычной алгебры оперирует не числами, а *высказываниями*.

Высказывание - *это любое утверждение, относительно которого можно сказать истинно оно или ложно*, т.е. соответствует оно действительности или нет.

Буль произвел революцию в науке, о которой сам не подозревал. Его разработки много позже, чем они появились, были взяты за основу построения электронно-вычислительных устройств. Поэтому алгебру логики также называют *булевой алгеброй*. В самом деле, поскольку в булевой алгебре используются всего два значения – *истина* и *ложь*, то, присвоив им код “1” и “0” соответственно, получили отличный математический инструмент синтеза и анализа различных цифровых устройств.

3.2. Основные функции

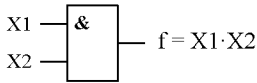
Алгебра логики базируется на *трёх* функциях, определяющих *три* основные логические операции. Реализуют функции алгебры логики с помощью *логических элементов* (ЛЭ), которые используются для построения преобразователей цифровых сигналов *комбинационного* типа. В комбинационных устройствах отсутствует внутренняя память. Сигналы на их выходах в любой момент однозначно определяются сочетаниями сигналов на входах и не зависят от предыдущих состояний схемы. Характерной особенностью комбинационных устройств является отсутствие петель обратной связи.

1. *Функция логического умножения (конъюнкции)*. Функция логического умножения записывается в виде: $f = X_1 \cdot X_2$ (символы логического умножения: «&», «Λ», «·», «×»), и читается как: *f* есть (эквивалентна) X_1 и X_2 , поскольку функция истинна тогда, когда истинны 1-й и 2-й аргументы (переменные). *Конъюнкцию* называют функцией **И**, а *логический элемент*, реализующий эту функцию, *элементом И* (рисунок 3.1).

Необходимо отметить, что входов у логического элемента может быть и один, а может быть и несколько, поэтому при обозначении ЛЭ всегда указывается их количество, т.е. в представленном примере (показано на рисунке 3.1) элемент, строго говоря, должен называться **2И**.

Количество переменных (аргументов), участвующих в одной *конъюнкции*, соответствует количеству входов элемента **И**.

Таблица истинности элемента **И**



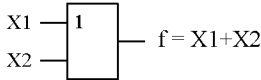
X1	X2	f
0	0	0
1	0	0
0	1	0
1	1	1

Рисунок 3.1 – Так изображается на функциональных и принципиальных схемах элемент **И**.

2. *Функция логического сложения (дизъюнкция)*. Функция логического сложения записывается в виде: $f = X1 + X2$ (символы логического сложения «+», «V»), и читается как: f есть X1 *или* X2, поскольку функция истинна, когда истинна одна *или* другая переменная (хотя бы одна), поэтому функцию дизъюнкции часто называют функцией **ИЛИ** (рисунок 3.2).

Таблица истинности элемента

ИЛИ



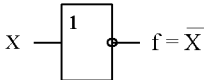
X1	X2	f
0	0	0
1	0	1
0	1	1
1	1	1

Рисунок 3.2 – Так изображается на функциональных и принципиальных схемах элемент **ИЛИ**

3. *Функция отрицания (инверсии)*. Записывается в виде: $f = \bar{X}$, и читается, как f есть (эквивалентна) *не* X. Элемент, реализующий функцию **НЕ**, называется *инвертором* (рисунок 3.3).

Таблица истинности элемента

НЕ



X	f
0	1
1	0

Рисунок 3.3 – Так изображается на функциональных и принципиальных схемах элемент **НЕ**

Существуют разные *способы задания* функций алгебры логики. Два из них были продемонстрированы выше – это *табличный*, когда функция задается в виде *таблицы истинности*, представляющей собой совокупность всех наборов переменных и

соответствующих им значений функции, и, *аналитический способ*, при котором функция задается в виде аналитического выражения, например, $f = X1 + X2$.

Кроме этих способов существуют еще *цифровой* способ, когда функция задается в виде десятичных эквивалентов номеров наборов аргументов, при которых функция принимает единичное значение, и, *координатный*, когда для задания функций применяют карты состояния цифрового устройства, известные еще под названием *карт Карно*.

В таблице 3.1 приведены *основные* законы алгебры логики. Они позволяют проводить эквивалентные преобразования функций, записанных с помощью операций **И**, **ИЛИ**, **НЕ**, приводить их к удобному виду для дальнейшего использования и упрощать имеющиеся записи. Также из таблицы 6 видно, что булевой алгебре свойственен принцип двойственности (исключение п.6 – закон двойного отрицания).

Таблица 3.1. – Основные законы алгебры логики

№, п.п.	I часть	II часть	Наименование
1	$\bar{0} = 1$	$\bar{1} = 0$	Аксиомы (тождества)
2	$X + 0 = X$	$X \cdot 1 = X$	
3	$X + 1 = 1$	$X \cdot 0 = 0$	
4	$X + X = X$	$X \cdot X = X$	
5	$X + \bar{X} = 1$	$X \cdot \bar{X} = 0$	
6	$\overline{[\bar{X}]} = X$		Закон двойного отрицания
7	$X + X \cdot Y = X$	$X \cdot [X + Y] = X$	Закон поглощения
8	$X + Y = Y + X$	$X \cdot Y = Y \cdot X$	Закон коммутативности
9	$[\overline{X + Y}] = \bar{X} \cdot \bar{Y}$	$[\overline{X \cdot Y}] = \bar{X} + \bar{Y}$	Правило де Моргана (закон дуальности)
10	$[X + Y] + Z = X + Y + Z$	$[X \cdot Y] \cdot Z = X \cdot Y + X \cdot Z$	Закон ассоциативности
11	$X + Y \cdot Z = [X + Y] \cdot [X + Z]$	$X \cdot [Y + Z] = X \cdot Y + X \cdot Z$	Закон дистрибутивности

3.3. Базисы

Очень важным понятием в алгебре логики является понятие о *базисе*. Совокупность элементарных функций, с помощью которых можно записать любую, сколь угодно сложную функцию, называют *базисом*.

Функционально полными в алгебре логики являются *три* базиса:

1. **И-НЕ** - базис Шеффера (рисунок 3.4).
2. **ИЛИ-НЕ** - базис Пирса или функция Вебба (рисунок 3.5).
3. **И-ИЛИ-НЕ** - базис конъюнкции, дизъюнкции, инверсии (рисунок 3.6).

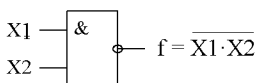


Таблица истинности элемента
И-НЕ

X1	X2	f
0	0	1
1	0	1
0	1	1
1	1	0

Рисунок 3.4. – Так изображается на функциональных и принципиальных схемах элемент **И-НЕ**

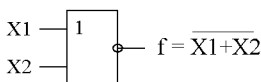


Таблица истинности элемента
ИЛИ-НЕ

X1	X2	f
0	0	1
1	0	0
0	1	0
1	1	0

Рисунок 3.5. – Так изображается на функциональных и принципиальных схемах элемент **ИЛИ-НЕ**

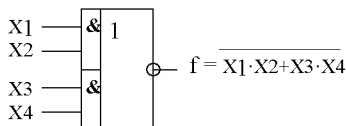


Таблица истинности элемента
И-ИЛИ-НЕ

X1	X2	X3	X4	f
0	0	0	1	1
0	0	1	1	0
0	1	1	1	0
1	1	1	1	0
... и т.д.				

Рисунок 3.6. – Так изображается на функциональных и принципиальных схемах элемент **И-ИЛИ-НЕ**

Чтобы понятие о *базисе* было легче усвоить, рассмотрим пример реализации функции ИЛИ в различных базисах: **И-НЕ** и **ИЛИ-НЕ** (рисунок 3.7).

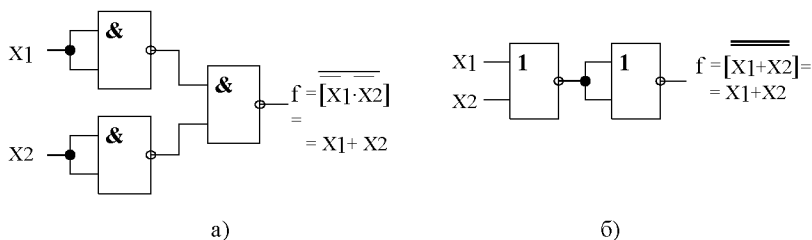


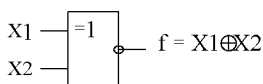
Рисунок 3.7. – Реализации функции ИЛИ в: а) базисе **И-НЕ**, б) базисе **ИЛИ-НЕ**.

В заключение обзора функций алгебры логики, подчеркнув важность рассмотренных невырожденных функций двух переменных:

1. $f(X1, X2) = X1 \cdot X2$ - конъюнкция,
2. $f(X1, X2) = X1 + X2$ - дизъюнкция,
3. $f(X1, X2) = \overline{X1 \cdot X2}$ – функция **И-НЕ**,
4. $f(X1, X2) = \overline{X1 + X2}$ – функция **ИЛИ-НЕ**.

Необходимо уделить внимание еще одной - *сумме по модулю два* (другое название функции - *исключающее ИЛИ*), представленной на рисунке 3.8.

Таблица истинности элемента **исключающее ИЛИ**



X1	X2	f
0	0	0
1	0	1
0	1	1
1	1	0

Рисунок 3.8. -Так изображается на функциональных и принципиальных схемах элемент **исключающее ИЛИ**.

3.4. Эффект «гонок» в цифровой электронике, способы борьбы.

Как уже упоминалось, логические элементы, используются для построения преобразователей цифровых сигналов *комбинационного* типа.

Представить *комбинационное устройство* (КУ), можно как устройство, состоящее из конечного числа логических элементов с k - входами и m - выходами (рисунок 3.9).

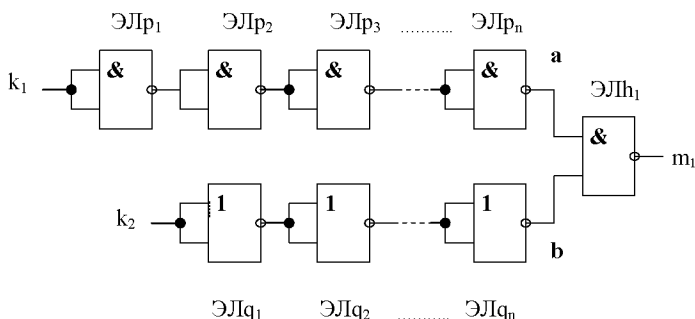


Рисунок 3.9. - Пример комбинационного устройства.

Если КУ выполнено на базе идеальных *безинерционных* элементов, то сигналы на его выходах в любой момент однозначно определяются сочетаниями сигналов на его входах. Но это в идеале, а на самом деле из-за существующей инерционности логических элементов, различий в их конструктивном исполнении и других причин, происходит задержка распространения сигналов. Таким образом, сигналы на выходе КУ, которые должны соответствовать новому состоянию сигналов на входе, появляются не сразу, а с некоторым запозданием. При этом в переходный период возможно появление на выходах устройства некоторых промежуточных значений, не соответствующих заданному состоянию устройства. Такое явление получило название *состязаний* или *гонок*.

Обычно, вырабатываемые узлами КУ промежуточные значения сигналов, представляют собой импульсы очень малой длительности, однако являющиеся *помехой* для всей цифровой системы, вносящей сбой в работу дискретных устройств.

На временных диаграммах (рисунок 3.10) приведен пример получения сигнала на выходе КУ *без* ошибки в идеальном случае, и *с* ошибкой – в реальном случае (где T_n - это период существования помехи).

Для *борьбы* с эффектом гонок применяют различные способы:

- *тактирование*;
- *построение протиегоночных схем*;
- *учет минимального времени задержки распространения сигнала*.

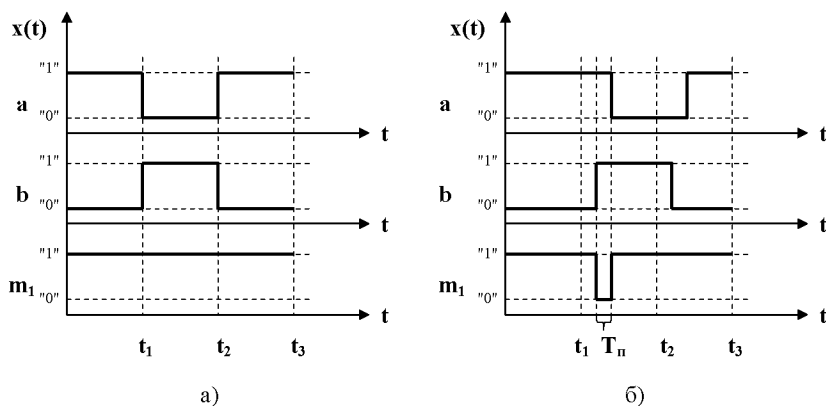


Рисунок 3.10. Временные диаграммы сигналов в цепях КУ: а) в идеальном случае; б) в реальном случае (T_n -длительность помехи).

Здесь необходимо сделать отступление: рассматривая далее, в качестве примера, *тактирование*, как один из самых эффективных способов борьбы с гонками (рисунок 3.11), необходимо усвоить, что при обсуждении характеристик любой ЭВМ, когда упоминается *тактовая* частота, упоминают способ борьбы с гонками в этом сложном цифровом устройстве.

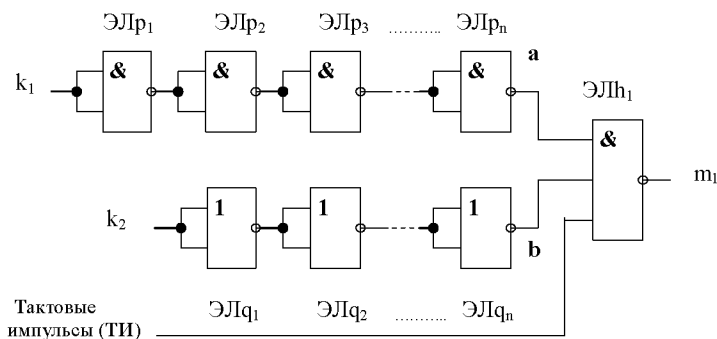


Рисунок 3.11. -Представлен пример принципиальной схемы, в которой для реализации борьбы с эффектом гонок применено тактирование.

Как видно из временных диаграмм на рисунке 3.12, при использовании тактирования как способа для борьбы с эффектом гонок, на выходе комбинационного устройства m_1 (рисунок 3.11), сигнал не содержит помехи, как на диаграмме рисунка 3.10, б.

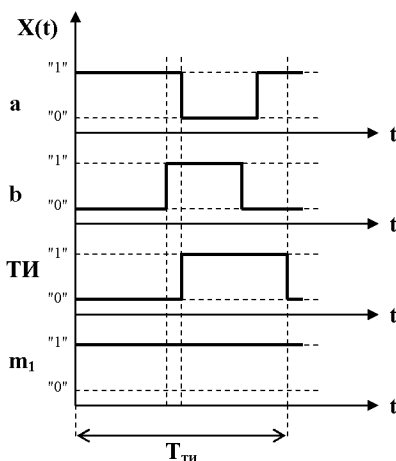


Рисунок 3.12. Временные диаграммы сигналов в цепях КУ при использовании тактирования для борьбы с эффектом гонок.

В о п р о с ы д л я с а м о п р о в е р к и:

1. Кто является основоположником *алгебры логики*?
2. Какая существует взаимосвязь между алгеброй логики и двоичной системой счисления?
3. На каких *трех функциях* базируется алгебра логики?
4. Какие известны способы задания функций алгебры логики?
5. Чем характеризуются устройства *комбинационного* типа?
6. Всем ли законам алгебры логики свойственен принцип *двойственности*?
7. Дайте определение *базису*.
8. Какие базисы вы знаете?
9. Что называют эффектом *гонок* в комбинационных устройствах?
10. Какие способы борьбы с *гонками* существуют?

Глава 4. Транзисторы

4.1. Изобретение транзистора

В предыдущей главе рассматривались логические элементы, с помощью которых строятся цифровые устройства комбинационного типа. Но не рассматривался вопрос о том, как устроены сами ЛЭ.

В настоящее время, основой построения логических элементов и других более сложных устройств микроэлектроники (например, таких как микропроцессоры) являются *полупроводниковые транзисторы*. Само слово *транзистор* (*transistor*) произошло от англ. **transfer** и **resistor**, что дословно означает – *трансформируемое сопротивление*.

Именно благодаря появлению транзисторов электроника перестала быть громоздкой. Размеры электронных устройств стали уменьшаться, а качественные показатели увеличиваться, ведь до этого основными компонентами ЭВМ, были электронные лампы с ограниченным сроком службы и не высокой надежностью в работе.

Первый транзистор был создан 23 декабря 1947 года Джоном Бардином (John Bardeen), Уолтером Браттейном (Walter Brattain) и Уильямом Шокли (William Shockley), за что в 1956 году они были удостоены Нобелевской премии по физике.

Справедливости ради, нужно отметить, что полупроводниковые приборы использовались и ранее, только это были не транзисторы, а двухэлектродные *диоды*, которые нашли применение в радиоэлектронике для детектирования и генерирования сигналов, после того как в 1922 году под руководством Михаила Александровича Бонч-Бруевича в Нижегородской радиолaborатории советский ученый Олег Владимирович Лосев создал свой знаменитый *детекторный приемник* (кристадин) на кристалле *цинкита* (окись цинка), который явился прообразом полупроводникового диода.

И все же именно благодаря появлению полупроводникового транзистора цифровая электроника обязана своему бурному развитию.

К полупроводникам, из которых изготавливают транзисторы, относятся материалы, которые при комнатной температуре имеют удельное электрическое сопротивление от 10^5 до 10^{10} Ом*см, таким образом по удельной проводимости они являются промежуточным звеном между проводниковыми и диэлектрическими материалами. Отличительным свойством полупроводников является сильная зависимость удельной проводимости от концентрации и вида примесей или различных дефектов, а также в большинстве случаев от внешних энергетических воздействий (температуры, освещенности и т. п.). В электронике широко используют следующие полупроводники: кремний, германий, арсенид гелия и селен.

Часть электронов в полупроводниках под действием внешнего энергетического воздействия приобретает энергию, позволяющую им перейти в зону проводимости и стать *свободными*, в результате полупроводник, до этого не проводящий электрический ток, становится *электропроводным* – отсюда и название вещества – *полупроводник*, так как в одном случае это диэлектрик, а при определенных условиях – проводник электрического тока.

Уход электрона с внешней *незаполненной* оболочки (*валентной зоны*) атома полупроводника приводит к образованию в ней незаполненного энергетического уровня - *дырки*. Валентные электроны соседних атомов (с таких же внешних незаполненных оболочек) могут переходить на эти свободные уровни, создавая "дырки" в других атомах.

Электропроводность, обусловленную движением свободных электронов, называют *электронной*, области с такой проводимостью (где электроны являются основными носителями заряда) называют *n-областями*. Электропроводность, обусловленную движением дырок, называют дырочной, а области где дырки являются основными носителями заряда - *p-областями*.

4.2. Типы транзисторов

В зависимости от принципа действия и конструктивных особенностей транзисторы делятся на два больших класса: *биполярные* и *полевые*.

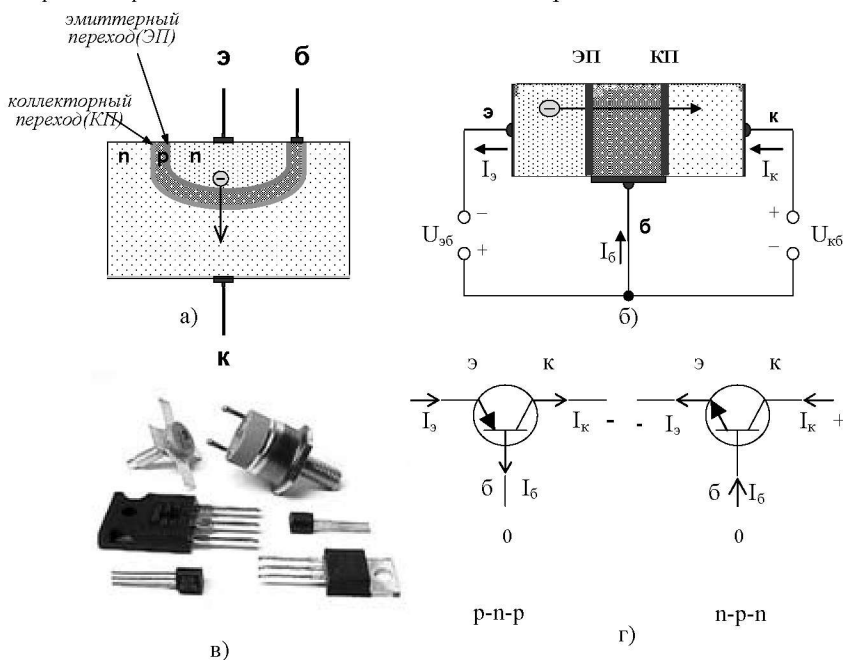


Рисунок 4.1. - а) реальная структура биполярного n-p-n транзистора (здесь: Э - эмиттер, Б - база, К - коллектор); б) одномерная модель биполярного транзистора включенного по схеме с общей базой; в) промышленное исполнение транзисторов; г) условное обозначение биполярных транзисторов структуры p-n-p и n-p-n соответственно.

Биполярными транзисторами называют полупроводниковые приборы с двумя или несколькими взаимодействующими электрическими р-п-переходами и тремя или более выводами, усилительные свойства которых обусловлены явлениями инжекции и экстракции *неосновных* носителей заряда.

Поскольку принцип работы рассматриваемых транзисторов основан на взаимодействии с электрическим полем частиц, имеющих как положительный заряд (дырок), так и отрицательный (электронов), это нашло отражение собственно в названии – *биполярные* транзисторы.

Наиболее широко используются биполярные транзисторы с двумя п-р - переходами (рисунок 4.1, а). В зависимости от типа электропроводности наружных слоев различают транзисторы р-п-р и п-р-п-типов (рисунок 4.1, г).

При подключении напряжений к отдельным слоям биполярного транзистора (рисунок 4.1,б) оказывается, что к одному переходу приложено прямое напряжение, к другому - обратное. При этом переход, к которому приложено прямое напряжение, называют *эмиттерным*, и соответствующий наружный (меньший по размерам) слой - *эмиттером* (Э); средний слой - *базой* (Б); переход, к которому приложено обратное напряжение - *коллекторным*, а самый большой по размерам наружный слой соответственно - *коллектором* (К) (рисунок 4.1, а).

Эмиттерная область предназначена для создания сильного потока основных носителей заряда (для случая на Рисунок 4.1,а - электронов), проходящих все слои транзистора, поэтому эмиттер характеризуется очень высокой степенью *легирования* (т.е. большой концентрацией атомов примеси). Другая крайняя область – коллектор, предназначена для принятия потока носителей, испускаемых эмиттером. Коллектор имеет наибольшие размеры среди других областей транзистора, а легируется намного слабее эмиттера. Промежуточная область (база) предназначена для управления потоком носителей, движущихся из эмиттера в коллектор. Для уменьшения потерь электронов на *рекомбинацию* с дырками в базе ее ширина (область синего цвета на рисунок 4.1,а) делается очень маленькой (меньше диффузионной длины неосновных носителей заряда), степень легирования на 3...4 порядка ниже, чем у эмиттера. С учетом резкой асимметрии эмиттерного перехода он характеризуется односторонним направлением движения потока электронов - из эмиттера в базу, и значительно превосходит встречный поток дырок из базы в эмиттер.

Для того чтобы понять, как работает биполярный транзистор, рассмотрим его одномерную модель в статическом состоянии (рисунок 4.1,б).

На переходы транзистора от внешних источников питания подаются постоянные напряжения $U_{ЭБ}$ и $U_{КБ}$, при этом $U_{ЭБ} < 0$, а $U_{КБ} > 0$, что обеспечивает открытое состояние эмиттерного перехода и закрытое состояние коллекторного перехода - это соответствует *активному* режиму работы транзистора. Через открытый эмиттерный переход протекают (*инжектируются*) основные носители заряда – электроны. Величина этого потока зависит от напряжения на эмиттерном переходе $U_{ЭБ}$, экспоненциально возрастаая с увеличением $|U_{ЭБ}|$.

Инжектированные в базу электроны оказываются в ней избыточными *неосновными* носителями заряда. Вследствие диффузии они движутся через базу к коллекторному переходу, частично занимая дырки базы (*рекомбинируя*), но потери не велики из-за малой ширины базы, как уже упоминалось. Достижение коллекторного перехода электроны переносятся полем закрытого коллекторного перехода в коллектор. Этот поток практически не зависит от напряжения на коллекторном переходе U_{KB} , так как в коллекторном переходе отсутствует *потенциальный барьер* для движущихся из базы в коллектор электронов.

Таким образом, в активном режиме транзистора от эмиттера до коллектора течет мощный поток электронов, создающий во внешних цепях эмиттера и коллектора токи I_E и I_K (направленные навстречу движению электронов).

С помощью входного напряжения - $U_{ЭБ}$ поток электронов и, соответственно, ток коллектора I_K , являющийся выходным током транзистора, эффективно меняется в ту или иную сторону. Управление выходным током с помощью входного напряжения и составляет основу принципа работы биполярного транзистора, что позволяет использовать его для усиления электрических сигналов.

Полевыми транзисторами (рисунок 4.2, а) называют полупроводниковые приборы, работа которых основана на изменении сопротивления полупроводникового материала поперечным электрическим полем.

В отличие от биполярных, работа полевых транзисторов построена на использовании *основных* носителей заряда в полупроводнике, и в создании электрического тока участвуют носители заряда только одного типа (или электроны, или дырки). Движение носителей заряда происходит вдоль электронно-дырочного перехода (а не через переходы, как в биполярном транзисторе) и является второй характерной особенностью полевого транзистора.

Электрод, из которого в канал входят носители заряда, называют *исток* (И); электрод, через который из канала уходят носители заряда, - *сток* (С); электрод, служащий для регулирования ширины поперечного сечения канала, - *затвором* (З).

По конструктивному исполнению и технологии изготовления полевые транзисторы можно разделить на два типа:

- с *управляющим р-п-переходом*;
- с *изолированным затвором*.

Рассмотрим полевой транзистор с управляющим р-п-переходом и каналом п-типа (рисунок 4.2, а). При подключении к истоку отрицательного, а к стоку положительного напряжения (рисунок 4.2, б) в канале возникает электрический ток, создаваемый движением электронов от истока к стоку. Электрическое поле, создаваемое между затвором и каналом, изменяет плотность носителей заряда в канале, таким образом, регулирует величину протекающего тока.

Так как управление происходит через обратный смещенный р-п-переход, сопротивление между управляющим электродом и каналом велико, а потребляемая мощность от источника сигнала в цепи затвора ничтожно мала. Поэтому полевой транзистор может обеспечить усиление электромагнитных колебаний, как по мощности, так по току и напряжению.

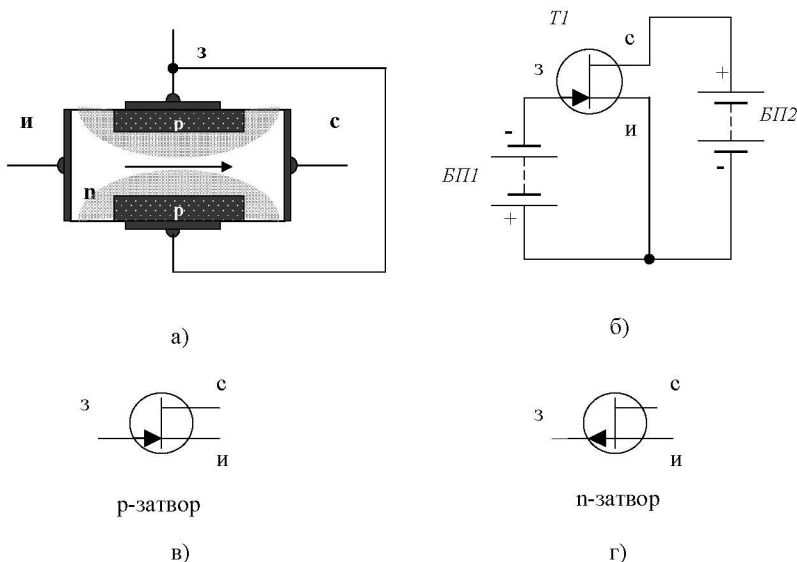


Рисунок 4.2 - а) структура полевого транзистора с р-п-переходом; б) схема включения полевого транзистора с р-п-переходом и каналом n-типа; в) условное графическое обозначение полевого транзистора с р-п-переходом и каналом n-типа; г) условное графическое обозначение полевого транзистора с р-п-переходом и каналом p-типа;

Полевые транзисторы с *изолированным затвором* еще называют МДП-транзисторами или МОП-транзисторами, это связано с тем, что у таких транзисторов поверхность полупроводника (рисунок 4.3, а) между истоком и стоком покрыта тонким слоем диэлектрика, а на слой диэлектрика нанесен металлический электрод - затвор. Получается структура, состоящая из металла, диэлектрика и полупроводника, сокращенно - МДП.

МДП-транзисторы с диэлектриком из диоксида кремния SiO_2 называют также *МОП-транзисторами* (металл - оксид- полупроводник).

Полевые транзисторы с *изолированным затвором* делятся на две категории:

- с индуцированными каналами (рисунок 4.3, а)
- со встроенным каналом (рисунок 4.3, б)

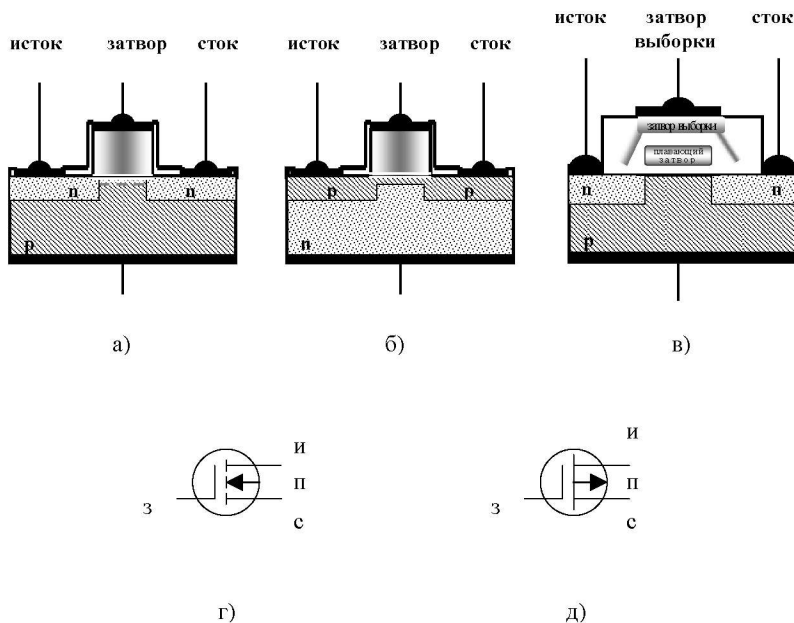


Рисунок 4.3 - а) МДП-транзистор с индуцированным n-каналом; б) МДП-транзистор со встроенным p-каналом; в) МДП-транзистор с плавающим затвором; г) условное графическое обозначение МДП-транзистора с индуцированным n-каналом; д) условное графическое обозначение МДП-транзистора со встроенным p-каналом.

Транзисторы первого типа могут работать как в режиме обеднения канала носителями заряда, так и в режиме обогащения. Транзисторы второго типа можно использовать только в режиме обогащения.

У МДП-транзисторов помимо затвора имеется дополнительный вывод от кристаллической пластины, называемый *подложкой*. Управляющее напряжение можно подавать как между затвором и подложкой, так и независимо на подложку и затвор. В транзисторе с индуцированным каналом (рисунок 4.3, а) под влиянием образующего электрического поля у поверхности полупроводника появляется канал n-типа (в рассматриваемом случае) за счет отталкивания дырок от поверхности вглубь полупроводника. В транзисторе со встроенным каналом (рисунок 4.3, б) происходит расширение или сужение имеющегося канала под действием управляющего напряжения.

Существует еще один вид полевых транзисторов - с *плавающим затвором* (рисунок 4.3, в). Плавающий затвор представляет собой область поликремния,

окруженную со всех сторон диэлектриком, он электрически не связан с другими электродами и его потенциал "плавает". Толщина нижнего диэлектрического слоя составляет десятки ангстрем. Это позволяет в сильном электрическом поле инжектировать электроны в плавающий затвор сквозь потенциальный барьер Si-SiO₂ путем квантовомеханического туннелирования. Такие транзисторы нашли применение в ИМС памяти.

4.3. Ключевые схемы работы транзисторов

Различают три основных *режима работы* биполярных и полевых транзисторов: *активный, отсечки и насыщения*. Последние два позволяют реализовать алгоритм работы транзистора, как простейшего *логического элемента*, для этого используется, так называемая, *ключевая схема*.

Простейшая ключевая схема, предназначенная для коммутации (переключения) тока в нагрузке, содержит источник питания (U_n), нагрузку (резистор R) и ключ (Кл) (рисунок 4.4, а).

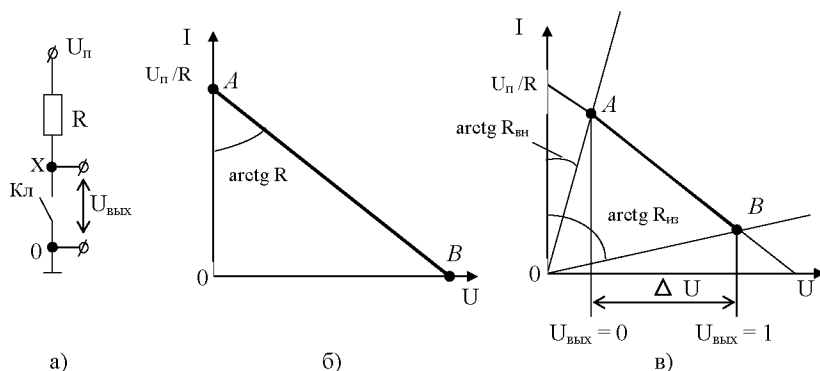


Рисунок 4.4.- а) простейшая ключевая схема; б) нагрузочная прямая идеального ключа; в) нагрузочная прямая неидеального ключа.

Если ключ *идеален*, то его сопротивление в разомкнутом состоянии бесконечно велико, а в замкнутом - равно нулю, при этом ток в цепи при разомкнутом ключе $I = U_n/R$ (согласно закону Ома), а разомкнутому $I=0$.

Выходное напряжение ($U_{вых}$) – это напряжение между «нулем» (землей) и точкой X . При разомкнутом ключе, когда падение напряжения на сопротивлении R отсутствует, потенциал точки X будет равен потенциалу источника питания: $U_{вых} = U_n$. Когда же ключ замкнут, потенциал точки X равен потенциалу *земли*, принятому за нулевой уровень, следовательно, $U_{вых}=0$.

На нагрузочной прямой (рисунок 4.4,б), построенной по точкам $U_{\text{вых}}$ и $U_{\text{п}}/R$ в координатах U и I (вольт-амперные координаты), видно, что точка A определяет состояние схемы при замкнутом, а точка B - при разомкнутом состоянии ключа (Кл). При этом коэффициент использования напряжения питания для идеального ключа равен единице: $Ku = (U_B - U_A) / U_{\text{п}} = 1$.

В случае если ключ неидеальный, т.е. когда в замкнутом состоянии он обладает хоть небольшим, но внутренним сопротивлением $R_{\text{вн}}$, а в разомкнутом – хоть и большим, но конкретным сопротивлением изоляции $R_{\text{из}}$, то точки A и B на нагрузочной прямой при пересечении с вольт-амперными характеристиками ключа сместятся в сторону от оси абсцисс и ординат (рисунок 4.4, в), что приведет к уменьшению диапазона изменения выходного напряжения - ΔU , и в этом случае коэффициент использования напряжения питания станет меньше единицы.

На рисунке 4.5,а приведена ключевая схема включения биполярного транзистора. Здесь управление состоянием ключа осуществляется входным напряжением, так, при $U_{\text{вх}} = 0$ ток базы $I_{\text{б}}$ тоже равен нулю, поэтому состояние схемы определяется точкой B пересечения нагрузочной прямой с выходной вольт-амперной характеристикой транзистора (рисунок 4.5, б). В этом случае говорят, что транзистор находится в состоянии *отсечки*, что равносильно разомкнутому ключу, а выходное напряжение, определяемое потенциалом точки X , равно $U_{\text{отс}}$, которое меньше чем напряжение питания схемы.

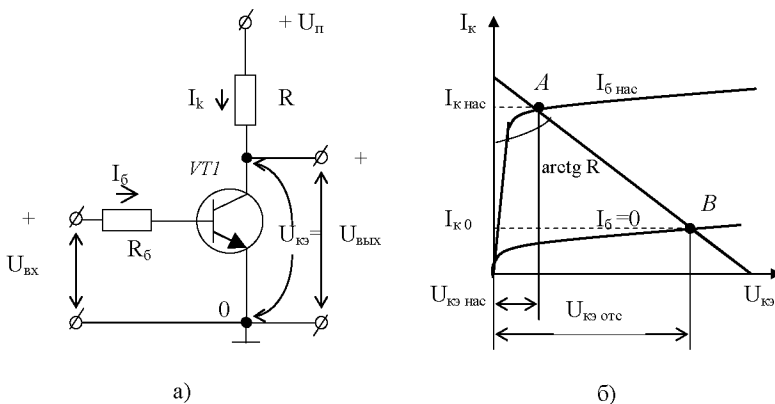


Рисунок 4.5. - а) ключевая схема включения биполярного транзистора; б) выходная вольтамперная характеристика (ВАХ) биполярного транзистора (отношение $I_{\text{к}}$ к $U_{\text{кэ}}$), с точками: насыщения - A и отсечки - B (вообще еще существуют входная и проходная вольт-амперные характеристики транзистора).

При $U_{\text{вх}}$, достаточном для создания базового тока $I_{\text{б нас}}$, переводящего транзистор в режим насыщения, состояние схемы определяется точкой *A* (рисунок 4.5, б), что равносильно замкнутому ключу, и выходное напряжение равно $U_{\text{кэ нас}}$, которое выше нулевого уровня. Таким образом, транзистор ведет себя как неидеальный ключ, и коэффициент использования напряжения меньше единицы.

Дополнительной особенностью ключевой схемы включения биполярного транзистора является то, что она инвертирует уровень входного сигнала, т.е. если на входе низкий потенциал, то в это же время на выходе $U_{\text{вых}}$ имеет высокий потенциал, и наоборот (рисунок 4.6.). Таким образом, простейшая ключевая схема на транзисторе с нагрузкой в цепи коллектора, с которого снимается выходное напряжение, является инвертором, реализующим *функцию НЕ* алгебры логики.

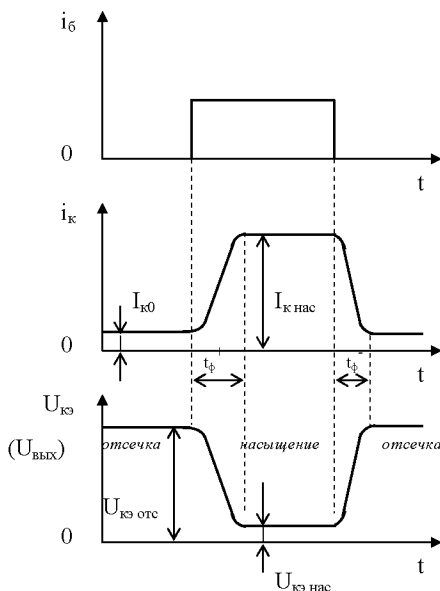


Рисунок 4.6. - Диаграммы работы ключевой схемы на биполярном транзисторе.

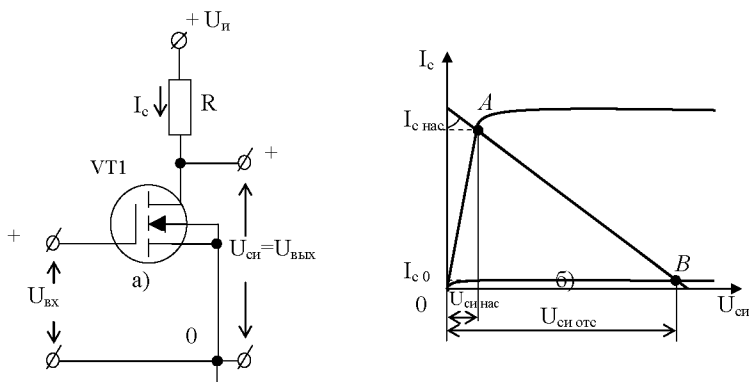


Рисунок 4.7. - а) ключевая схема на полевом транзисторе; б) вольт-амперная характеристика полевого транзистора с точками: насыщения - А и отсечки - В.

Полевые транзисторы не менее широко используются в ключевых схемах (рисунок 4.7), и представляют больший интерес, чем схемы на биполярных транзисторах, так как имеют ряд важных преимуществ:

- малое остаточное напряжение на ключе в замкнутом состоянии;
- высокое сопротивление в разомкнутом состоянии;
- малую мощность энергопотребления.

Все это позволяет полевым транзисторам вплотную приблизиться к параметрам *идеального* ключа в соответствующих схемах. И именно по этому в цифровой технике полевые транзисторы занимают лидирующие позиции.

4.4. Современные транзисторы

На основе полевых транзисторов строятся самые важные элементы компьютера - интегральные микросхемы (ИМС) *памяти* и *процессоры* (подробнее об ИМС в следующей главе). Транзисторы составляющие ИМС, *выращиваются* на кристаллах кремния и имеют очень малые размеры, например, величина таких транзисторов, составляет всего несколько десятков нанометров ($1 \text{ нм} = 10^{-9} \text{ м}$).

На рисунке 4.8 представлен *нанотранзистор* первого поколения фирмы Intel с шириной затвора 70 нм.

Уменьшение размеров транзисторов дает прирост скорости их срабатывания. Так, современный транзистор может включаться и выключаться миллиарды раз в секунду, что положительно сказывается на быстродействии всей, построенной на его основе, цифровой системе. Дополнительным положительным фактором связанным с уменьшением транзисторов является снижение их энергопотребления. Однако существуют барьеры на пути миниатюризации транзисторов. Это выделение тепла при их работе и утечка электрического тока, таким образом, что, чем меньше транзистор, тем больше тепловыделение и выше ток его утечки. Поэтому дальнейшее уменьшение размеров полупроводниковых приборов связано в первую очередь с преодолением указанных барьеров.

Все полевые МОП-транзисторы содержат специальный изолирующий слой - тонкую диэлектрическую пленку под затвором, а свойства диэлектрика затвора оказывают решающее влияние на работу транзистора. Последние 30 лет в качестве основного материала для диэлектрика затвора использовался диоксид кремния (SiO_2), что было обусловлено его технологичностью и возможностью систематического улучшения характеристик транзисторов по мере уменьшения их размеров. На сегодняшний день в транзисторах, производимых современной промышленностью (рисунок 4.9), толщина слоя диэлектрика затвора из диоксида кремния составляет всего 1,2 нанометра - то есть, сопоставима с пятью атомарными слоями. Фактически, это уже близко к пределу для данного материала, поскольку в результате дальнейшего уменьшения самого транзистора и, как следствие, утоньшения слоя диоксида кремния ток утечки через диэлектрик затвора значительно возрастает, что приведет к существенным потерям тока и избыточному тепловыделению.

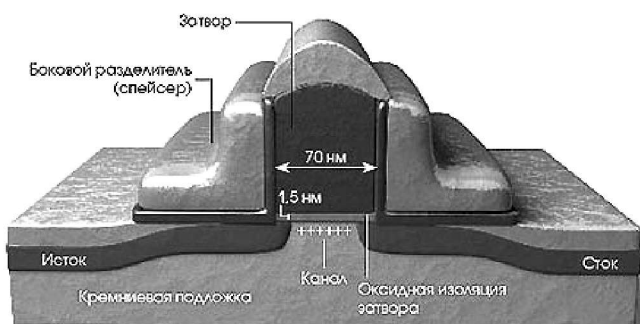


Рисунок 4.8. - МДП с индуцированным каналом - нанотранзистор первого поколения фирмы Intel с шириной затвора 70 нм;

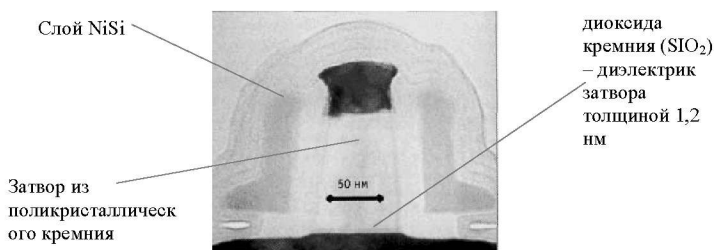


Рисунок 4.9. - Микрофотография МДП-транзистора нового поколения с шириной затвора 50 нм.

Можно сделать вывод, что планарная технология достигла своего предела, и поэтому в ближайшей перспективе в качестве транзисторов будущего рассматриваются варианты по созданию *трехмерных* транзисторов. Так, компания Intel объявила о создании транзисторов с тройным затвором, похожим по своему внешнему виду на приподнятую горизонтальную плоскость с вертикальными стенками (рисунок 4.10). Поскольку площадь поверхности затвора теперь многократно возросла (а при высоких частотах ток всегда вытесняется из глубины проводника и распространяется преимущественно по его поверхности), то величина удельной плотности тока значительно сократилась, значит, уменьшились и паразитные утечки.

Изменения затронули и геометрию двух других электродов транзистора. Для облегчения продвижения тока по поверхностям истока и стока их высота была значительно увеличена. Следует отметить, что такая мера не только снижает рассеиваемую транзистором тепловую мощность, но и уменьшает минимально необходимый для работы транзистора ток.

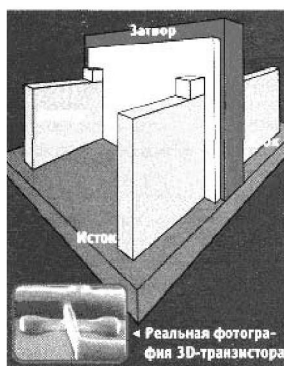


Рисунок 4.10. - Двухканальный трехмерный транзистор с тройным затвором

На более дальнюю перспективу, создания транзистора будущего, ориентированны разработки первыми, в которых стали российские ученые из Московского государственного университета Д.А. Аверин и К.К. Лихарев. Их исследования позволят создать транзисторы нового поколения размерами всего около 1 нм. Называется такое устройство - *одноэлектронный транзистор на нанокластере*. Информация в таком транзисторе будет представлена не в виде привычных электрических импульсов, а в виде отдельных электронов.

Согласно основным принципам квантовой механики, микрочастицы (в частности электроны) могут переходить через изолятор с одного проводника на другой – *туннелировать*. В отличие от обычного движения электронов в проводнике, которое зависит лишь от их коллективных свойств, при туннелировании проявляются индивидуальные характеристики каждой частицы. Электроны проходят через слой изолятора по отдельности, и это позволяет зарегистрировать перемещение с проводника на проводник даже одного из них. Когда один из электронов проходит сквозь изолятор незаряженного перехода, на переходе сразу же появляется напряжение, препятствующее движению следующих частиц, т.к. проскочивший электрон своим зарядом отталкивает другие частицы. Это явление называют *кулоновской блокадой*. Из-за блокады очередной электрон пройдет через изолятор только тогда, когда предыдущий удалится от перехода. В результате частицы станут переходить с проводника на проводник через определенные промежутки времени, а частота таких переходов – одноэлектронных колебаний – будет равна величине тока, деленной на заряд электрона.

От заряда на центральном проводнике будет зависеть проницаемость обоих переходов, меняя этот заряд, нетрудно управлять током через такую систему. Таким образом, на одноэлектронных транзисторах можно будет построить любую цифровую схему.

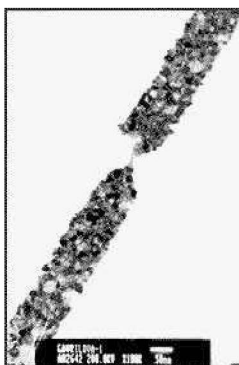


Рисунок 4.11. Микрофотография металлических полосок на тонкой подложке нитрида кремния размером 10 нм (100 ангстрем), полученных учеными из Новосибирского Академгородка. С помощью разрыва нанопроволки создана структура использующая эффект кулоновской блокады.

4.5. Нанотехнологии

Следует отметить, что транзисторы будущего, это транзисторы, построенные на основе новых материалов с использованием нанотехнологий. Что такое кристаллическая решётка или структура химической молекулы всем известно из школьного курса. От взаимного расположения и относительного количества атомов зависят не только свойства, но и само полученное в результате вещество. Например, одни и те же атомы углерода в одной структуре образуют графит, а в другой – алмаз.

Появившиеся нанотехнологии дают возможность собирать под контролем физических методов наблюдения кристаллы нужных свойств из отдельных атомов, как из деталей конструктора. То есть видеть и перемещать отдельные атомы размером в одну миллиардную долю метра. Отсюда и название – *нанотехнологии*.

Федеральное Агентство по науке и инновациям в «Концепции развития в РФ работ в области нанотехнологий до 2010 года», дает такое определение:

Нанотехнология – совокупность методов и приёмов, обеспечивающих возможность контролируемым образом создавать и модифицировать объекты, включающие компоненты с размерами менее 100 нм, хотя бы в одном измерении, и в результате этого получившие принципиально новые качества, позволяющие осуществить их интеграцию в полноценно функционирующие системы большого масштаба; в более широком смысле этот термин охватывает также методы диагностики, характеристики и исследований таких объектов.

Одним из методов, используемых для изучения нанообъектов, является атомно-силовая микроскопия. С помощью атомно-силового микроскопа (АСМ) можно не только увидеть отдельные атомы, но также избирательно воздействовать на них, в частности, перемещать атомы по поверхности. Учёным уже удалось создать двумерные наноструктуры на поверхности, используя данный метод. Например, в исследовательском центре компании IBM, последовательно перемещая атомы ксенона на поверхности монокристалла никеля, сотрудники смогли выложить буквы логотипа компании, используя 35 атомов ксенона.

При выполнении подобных манипуляций возникает ряд технических трудностей. В частности, требуется создание условий сверхвысокого вакуума (10^{-10} тор), необходимо охлаждать подложку и микроскоп до сверхнизких температур (4^{-10} К), поверхность подложки должна быть атомарно чистой и атомарно гладкой для чего применяются специальные методы её приготовления. Охлаждение подложки производится с целью уменьшения поверхностной диффузии осаждаемых атомов.

Нанообъекты делятся на 3 основных класса:

- трёхмерные *частицы* получаемые взрывом проводников, плазменным синтезом, восстановлением тонких плёнок и т.д.,
- двумерные объекты — *плёнки*, получаемые методами молекулярного наплаивания, осаждением веществ из газовой фазы по технологии Chemical Vapour Deposition (CVD), по технологии атомно-слоевого осаждения Atomic Layer Deposition (ALD), методом ионного наплаивания и т.д.,

- одномерные объекты — *вискеры*, эти объекты получаются методом молекулярного наслаивания, введением веществ в цилиндрические микропоры и т. д.

Также существуют *нанокмпозиты* — материалы полученные введением наночастиц в какие либо матрицы. На данный момент обширное применение получил только метод *микролитографии* (который будет рассмотрен в следующей главе).

Если говорить о последних достижениях нанотехнологий в области *компьютеростроения и микроэлектроники*, то можно выделить:

- Центральные процессоры компании Intel содержащие наименьший структурный элемент размерами примерно 45 нм. В дальнейшем компания намерена достичь размеров структурных элементов до 5 нм. Основной конкурент Intel, компания AMD, также давно использует для производства своих процессоров нанотехнологические процессы, разработанные совместно с компанией IBM. Характерным отличием от разработок Intel является применение дополнительного изолирующего слоя, препятствующего утечке тока за счет дополнительной изоляции структур, формирующих транзистор. Уже существуют рабочие образцы процессоров с транзисторами размером 45 нм и опытные образцы на 32 нм;
- Жесткие диски – в 2007 году Питер Грюнберг и Альберт Ферт получили Нобелевскую премию по физике за открытие GMR-эффекта, позволяющего производить запись данных на жестких дисках с атомарной плотностью информации;
- Атомно-силовой микроскоп – сканирующий зондовый микроскоп высокого разрешения, основанный на взаимодействии иглы кантилевера (зонда) с поверхностью исследуемого образца. Обычно под взаимодействием понимается притяжение или отталкивание кантилевера от поверхности из-за сил Ван-дер Ваальса. Но при использовании специальных кантилеверов можно изучать электрические и магнитные свойства поверхности. В отличие от сканирующего туннельного микроскопа (СТМ), может исследовать как проводящие, так и непроводящие поверхности даже через слой жидкости, что позволяет работать с органическими молекулами (ДНК). Пространственное разрешение атомно-силового микроскопа зависит от размера кантилевера и кривизны его острия. Разрешение достигает атомарного по горизонтали и существенно превышает его по вертикали;
- Антенна-осциллятор – 9 февраля 2005 года в лаборатории Бостонского университета была получена антенна-осциллятор размерами порядка 1 мкм. Это устройство насчитывает 5000 миллионов атомов и способно осциллировать с частотой 1,49 гигагерц, что позволяет передавать с ее помощью огромные объемы информации;
- Плазмоны — коллективные колебания свободных электронов в металле. Характерной особенностью возбуждения плазмонов можно считать так называемый плазмонный резонанс, впервые предсказанный Ми в начале XX века. Длина волны плазмонного резонанса, например, для

сферической частицы серебра диаметром 50 нм составляет примерно 400 нм, что указывает на возможность регистрации наночастиц далеко за границами дифракционного предела (длина волны излучения много больше размеров частицы). В начале 2000-го года, благодаря быстрому прогрессу в технологии изготовления частиц наноразмеров, был дан толчок к развитию новой области нанотехнологии — *наноплазмонике*. Оказалось возможным передавать электромагнитное излучение вдоль цепочки металлических наночастиц с помощью возбуждения плазмонных колебаний.

Фундаментальные исследования явлений, происходящих в структурах с размерами менее 100 нм, дали начало развитию новой области знаний, которая, безусловно несет революционные изменения в технологии XXI века.

Общемировые затраты на нанотехнологические проекты сейчас превышают 9 миллиардов долларов в год. На долю США приходится примерно треть всех мировых инвестиций в нанотехнологии. Другие главные инвесторы на рынке нанотехнологий - Европейский Союз и Япония. Прогнозы показывают, что к 2015 году общая численность персонала различных отраслей нанотехнологической промышленности может дойти до 2 миллионов человек, а суммарная стоимость товаров, производимых с использованием наноматериалов может приблизиться к 1 триллиону долларов.

В о п р о с ы д л я с а м о п р о в е р к и:

1. Что такое *транзистор*?
2. Какими свойствами обладают *полупроводники*?
3. Какие *типы* транзисторов вы знаете?
4. Чем отличаются *биполярные* транзисторы от *полевых*?
5. Какие *типы полевых* транзисторов вы знаете?
6. Почему в цифровой электронике отдают предпочтение *ключевой* схеме работы транзистора?
7. Почему в ключевых схемах предпочтение отдается полевым транзисторам?
8. Каковы размеры современных полевых транзисторов?
9. Какие черты будут иметь транзисторы будущего?
10. Что означает термин - *нанотехнологии*?
11. На какие три основных класса делятся нанообъекты?

Глава 5. Интегральные микросхемы

5.1. Появление интегральных микросхем

Подводя итог двум последним главам, можно сказать, что на смену проектирования цифровых устройств комбинационного типа на уровне логических элементов, пришло осознание того, что это проектирование сводится к проектированию на уровне транзисторов. И эта технология действительно имела место в 60-е годы прошлого столетия. Но просуществовала она не долго, так как использование однотипных по функциональному назначению цифровых узлов, построенных на транзисторах, привело к необходимости создания новых элементов микроэлектроники - *интегральных микросхем* (ИМС) или просто - *интегральных схем* (ИС), выполняющих каждая свои специализированные функции.

Идея создания ИМС, как это нередко бывает, пришла в голову сразу двум разным людям. В 1959 году Роберт Нойс (1927-1990) инженер компании Fairchild Camera и Instrument Corp. (а впоследствии глава компании Intel) создал свой вариант первой интегральной микросхемы, которая представляла собой набор транзисторов на одной кремниевой пластине, и что очень важно, содержала соединительные каналы между ними. Примерно в тоже время эта идея, независимо от Р. Нойса, была воплощена в жизнь Джеком Килби (1923-2005), инженером компании Texas Instruments, который впоследствии дожился до получения Нобелевской премии за эту разработку, присужденную в 2000г.

Сегодня микросхема представляет собой кристалл, на котором располагается от сотен до нескольких сотен миллионов транзисторов вместе с необходимыми связями (каналами) и дополнительными элементами (сопротивлениями, конденсаторами), позволяющими реализовать необходимые функции ИС.

5.2. Типы интегральных микросхем.

Число элементов в микросхеме характеризует ее *степень интеграции*. По этому параметру все микросхемы условно делятся на малые (МИС) – до 10^2 элементов на кристалл, средние (СИС) – до 10^3 , большие (БИС) – до 10^4 , сверхбольшие (СБИС) – до 10^6 , ультрабольшие (УБИС) – до 10^9 и гигабольшие (ГБИС) – более 10^9 элементов на кристалл.

По конструктивно-технологическому исполнению микросхемы делятся на *полупроводниковые* и *гибридно-пленочные*.

Полупроводниковые микросхемы в своей основе имеют монокристалл полупроводникового материала (обычно кремния), в поверхностном слое которого методами *литографии* и *избирательного легирования* создаются транзисторы, диоды, резисторы и (иногда) конденсаторы, а соединения между ними формируются по поверхности кристалла с помощью *тонкопленочной технологии*. Полупроводниковые микросхемы могут быть *однокристалльными* (*монолитными*) и *многокристалльными* (*микросборками*). Однокристалльная микросхема может иметь индивидуальный герметизированный корпус с внешними выводами или быть *бескорпусной* и входить в состав микросборки.

Многокристалльная микросхема - *микросборка* представляет собой набор бескорпусных микросхем, смонтированных на общей *коммутационной плате*.

Гибридно-плёночные микросхемы включают в себя плёночные пассивные элементы (резисторы и конденсаторы), коммутационные проводники, нанесённые непосредственно на подложку из изоляционного материала, и бескорпусные полупроводниковые кристаллы (транзисторы, диоды, диодные матрицы, несложные микросхемы), монтируемые на той же подложке.

В качестве активных элементов в полупроводниковых микросхемах используются *полевые (униполярные) МДП* (или МОП) и биполярные транзисторы. В соответствии с этим все полупроводниковые микросхемы делятся на три основных вида: *биполярные, униполярные (МДП или МОП) и биполярно-полевые*.

Помимо этого ИМС разделяют по принципу *построения*, так если микросхема построена на логических элементах *диодно-транзисторной* логики – то это ДТЛ ИМС, *резистивно-транзисторной* логики – РТЛ, *эмиттерно-связанной* логики – ЭСЛ, и, *транзисторно-транзисторной* – ТТЛ.

5.3. Изготовление интегральных микросхем.

Методика разработки микросхем, начиная с появления первых из них, и до настоящего времени мало изменилась и подразделяется на следующие этапы: концептуальная проработка, проектирование логических элементов и интегральных схем, аттестация, разработка компоновочной схемы и маски, изготовление кремниевой подложки (укрупненный технологический процесс изготовления полупроводниковых ИМС представлен на рисунке 5.1), отладка и тестирование. Однако на этом все сходство и заканчивается, так как в прежние времена проектирование, аттестация и тестирование выполнялись, главным образом, вручную. Это, облегчалось тем, что микросхемы насчитывали не сотни миллионов транзисторов, как сегодня, а "всего лишь" менее 30 000. В настоящий момент все этапы автоматизированы.

Рассмотрим подробнее технологический процесс изготовления полупроводниковых ИМС. Монокристаллы, служащие основанием ИМС, изготавливаются, как правило, из самого распространенного на Земле материала – кремния, который в обычном виде представляет собой кварцевый песок. Для того чтобы получить кремний, необходимого качества, он проходит ряд сложных стадий обработки и подразделяется на:

- *технический* или *металлургический* кремний, который содержит примеси на уровне сотых долей процента, не является полупроводниковым и обладает металлическим типом проводимости, на нём невозможно создать ни р-п переходы, ни наноструктуры или гетеропереходы, он годится только как добавка в металлургической промышленности и т. д.
- *поликремний*, который получают из технического кремния и который служит исходным сырьём для получения *монокристаллического кремния* полупроводникового качества.
- *монокремний (монокристаллический)* – который и используется уже при изготовлении ИМС.



Рисунок 5.1. - Схема технологического процесса изготовления полупроводниковых ИМС.

Обычно *монокристаллический* кремний выращивается по методу *Чохральского* (стадии роста показаны на рисунке 5.2) в кварцевых тиглях при высоких температурах. Идея метода получения кристаллов по методу Чохральского заключается в росте монокристалла за счет перехода атомов из жидкой или газообразной фазы вещества в твердую фазу на их границе раздела.

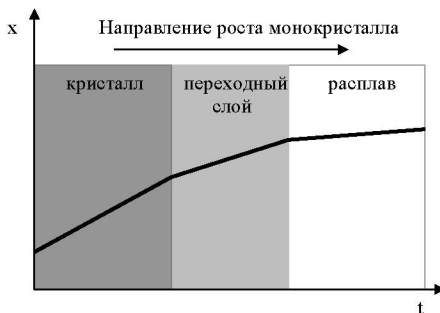


Рисунок 5.2. – Стадии роста монокристалла кремния.

Затравочный монокристалл высокого качества опускается в расплав поликремния (показано на рисунке 5.3,а). Затем происходит постепенное вытягивание монокристалла из расплава. Его рост происходит за счет перехода атомов кремния из жидкой или газообразной фазы вещества в твердую фазу на границе их раздела.

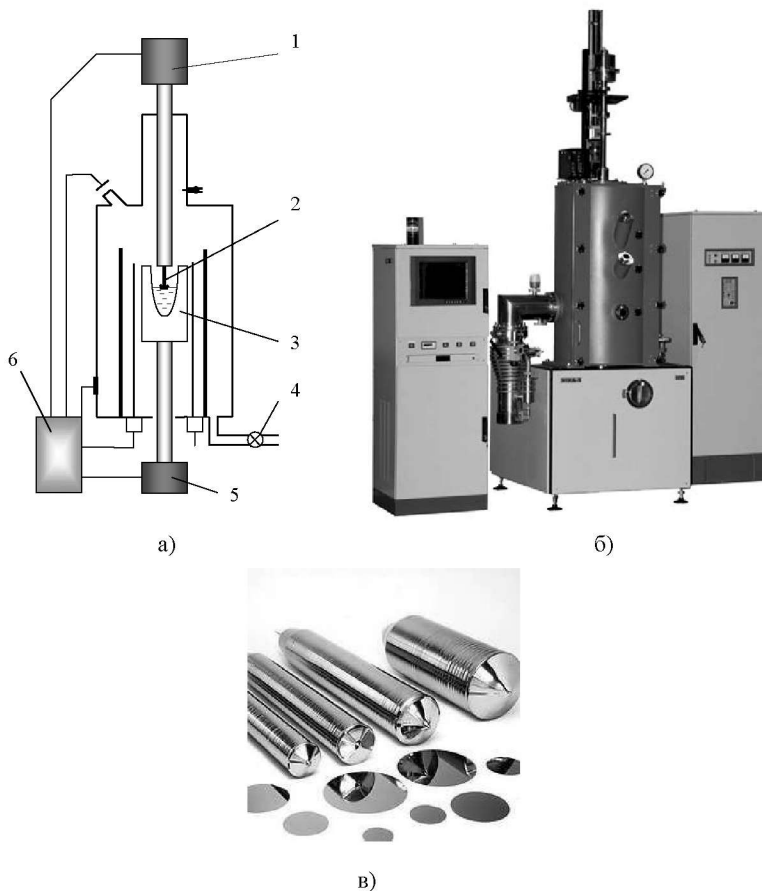


Рисунок 5.3. - Схема установки для выращивания монокристаллов способом Чохральского (а): 1 - механизм вращения затравки, 2 - затравка, 3 – тигель с расплавом, 4 - вакуумный насос, 5 - устройство вращения и подъема тигля, 6 - источник питания. Установка Ника-3 (б). Слитки монокремния (в).

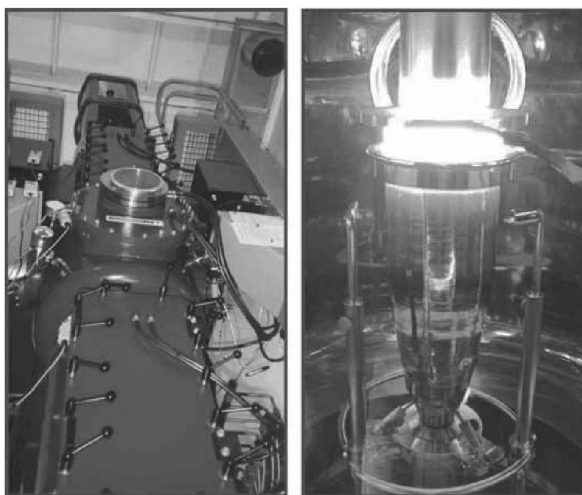
Для получения монокристаллов кремния методом Чохральского разработано и широко используется высокопроизводительное автоматизированное оборудование (рисунок 5.3,б), обеспечивающее воспроизводимое получение бездислокационных монокристаллов диаметром до 200—300 мм. С увеличением загрузки и диаметра кристаллов стоимость их получения уменьшается. Однако в расплавах большой массы {60—120 кг) характер конвективных потоков усложняется, что создает дополнительные трудности для обеспечения требуемых свойств материала. Кроме того, при больших массах расплава снижение стоимости становится незначительным за счет высокой стоимости кварцевого тигля и уменьшения скорости выращивания кристаллов из-за трудностей отвода скрытой теплоты кристаллизации.

В связи с этим с целью дальнейшего повышения производительности процесса и для уменьшения объема расплава, из которого производится выращивание кристаллов, интенсивное развитие получили установки полунепрерывного выращивания. В таких установках производится дополнительная непрерывная или периодическая загрузка кремния в тигель без охлаждения печи, например путем подпитки расплава жидкой фазой из другого тигля, который, в свою очередь, также может периодически или непрерывно подпитываться твердой фазой. Такое усовершенствование метода Чохральского позволяет снизить стоимость выращиваемых кристаллов на десятки процентов. Кроме того, при этом можно проводить выращивание из расплавов небольшого и постоянного объема. Это облегчает регулирование и оптимизацию конвективных потоков в расплаве и устраняет сегрегационные неоднородности кристалла, обусловленные изменением объема расплава в процессе его роста.

Для получения монокристаллов n- или p-типа с требуемым удельным сопротивлением проводят соответствующее легирование исходного поликристаллического кремния или расплава. В загружаемый поликремний вводят соответствующие элементы (P, B, As, Sb и др.) или их сплавы с кремнием, что повышает точность легирования.

В настоящий момент российскими учеными разработана технология получения *бестигельного зонно-плавленного кремния*, который выходит рекордно чистым, потому что процесс получения кремния происходит в вакууме или в атмосфере инертного газа (рисунок 5.4).

Выращивание кристаллов кремния методом бестигельной зонной плавки осуществляют на основе одновиткового индуктора (типа «игольного ушка»), внутренний диаметр которого меньше диаметра исходного поликристаллического стержня и кристалла. Во всех современных системах зонной плавки используется стационарное положение индуктора, а поликристаллический стержень и растущий монокристалл перемещаются. Скорость выращивания кристаллов данным методом вдвое больше, чем по методу Чохральского, благодаря более высоким градиентам температуры. Из-за технических трудностей выращиваемые методом бестигельной зонной плавки кристаллы кремния (их диаметр доведен до 150 мм) уступают по диаметру кристаллам, получаемым методом Чохральского.



а)

б)

Рисунок 5.4. - а) установка для роста монокремния; б) через смотровое окно установки виден исходный стержень поликремния, расплавленная зона (область белого цвета) и слиток растущего *монокремния* (температура плавления кремния составляет 1412 градусов Цельсия).

При бестигельной зонной плавке легирование выращиваемого кристалла, как правило, проводят из газовой фазы путем введения в газ-носитель (аргон) газообразных соединений легирующих примесей.

При этом удельное сопротивление кристаллов может изменяться в широких пределах, достигая 200 Ом·см. При выращивании в вакууме получают монокристаллы с очень высоким сопротивлением — до $3 \cdot 10^4$ Ом·см. Для получения такого материала во избежание загрязнений не применяют резку или обдирку стержня поликристаллического кремния. Остаточные доноры, кислород, углерод и тяжелые металлы удаляют из кремниевого стержня пятикратной зонной очисткой в вакууме.

Монокристаллы кремния, получаемые методом бестигельной зонной плавки, составляют около 10 % общего объема производимого монокристаллического кремния и идут в основном на изготовление дискретных приборов.

Окончательная обработка кремния. Из установки извлекают кремниевый слиток длиной до 3 метров. Для получения из него кремниевых пластин заданной ориентации и толщиной в несколько десятых миллиметра производят следующие технологические операции:

1. *Механическая обработка слитка*: - отделение затравочной и хвостовой части слитка (здесь и далее речь идет о слитке, полученном по методу Чохральского); - обдирка боковой поверхности до нужной толщины; - шлифовка одного или нескольких базовых срезов (для облегчения дальнейшей ориентации в технологических установках и для определения кристаллографической ориентации); - резка алмазными пилами слитка на пластины: (100) - точно по плоскости (111) - с разориентацией на несколько градусов.

2. *Травление*. На абразивном материале SiC или Al₂O₃ удаляются повреждения высотой более 10 мкм. Затем в смеси плавиковой, азотной и уксусной кислот, приготовленной в пропорции 1:4:3, или раствора щелочей натрия производится травление поверхности Si.

3. *Политрование* - получение зеркально гладкой поверхности. Используют смесь полирующей суспензии (коллоидный раствор частиц SiO₂ размером 10 нм) с водой.

В окончательном виде кремний представляет из себя пластину диаметром 15 - 40 см, толщиной 0.5 - 0.65 мм с одной зеркальной поверхностью.

Основная часть монокристаллов кремния, получаемых методом Чохральского, используется для производства интегральных микросхем; незначительная часть (около 2 %) идет на изготовление солнечных элементов. Метод является оптимальным для изготовления приборов, не требующих высоких значений удельного сопротивления (до 25 Ом·см) из-за загрязнения кислородом и другими примесями из материала тигля.

В дальнейшем пластины покрываются слоем изолятора, а затем и защищаются механически (что немаловажно при дальнейшей обработке). Роль слоя изолятора, как уже упоминалось, выполняет SiO₂ - двуокись кремния. Чтобы нанести ее на поверхность используют специализированную печь, где и происходит медленное обрастание пластины прочными стенками оксида кремния.

Подготовленная пластина покрывается светочувствительным полимерным слоем, который в дальнейшем при воздействии ультрафиолета через специальную маску, и применением органических растворителей (или рентгена), помогает избавиться от слоя оксида кремния, и тем самым оголить в нужных местах чистый кремний. Такой метод называется *литографией* (показано на рисунке 5.5).

Структура пластины изменяется таким способом несколько раз (с использованием других масок), пока не будет получен необходимый *рельеф* будущей ИМС.

Создание зон с проводниками р-типа и n-типа, производится вкраплением нужного количества того или иного вещества в кремниевую заготовку. Чаще всего для "наполнения" проводниками n-типа используют *мышьяк* или *бор* (т.к. кремний содержит носители р-типа). Для этого заготовка разогревается до температуры, при которых диффузия необходимых материалов становится особенно быстрой, и в полученные ранее отверстия, в окисле кремния, заносится строго определенное количество вещества-донора дырок.

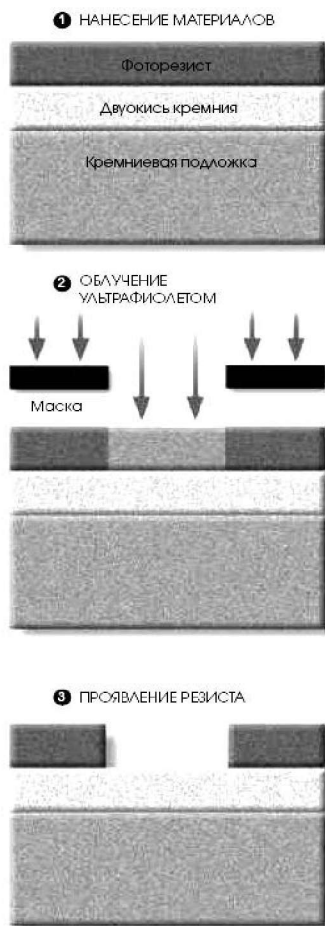
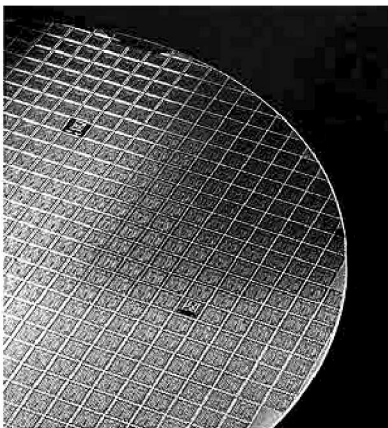
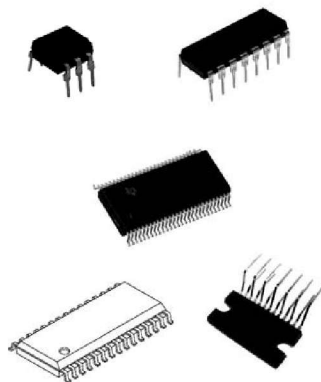


Рисунок 5.5. Метод *литографии*.

После получения окончательного образчика описанным методом, добавляются зоны проводимости и непроводимости. Здесь решающими веществами становятся поликристаллический кремний, а также различные оксиды и металлы. Полученные электрические соединения между транзисторами проверяются, и готовые ИМС на пластине (рисунок 5.6,а) разрезаются.



а)



б)

Рисунок 5.6 - Пластина кремния, где каждая ячейка - будущая полупроводниковая ИМС (а), различные корпуса ИМС (б).

Далее идет процесс *разварки* выводов и *упаковки* интегральных микросхем в корпуса (рисунок 5.6,б).

Перед окончательным выпуском, полученных микросхем на рынок электронных приборов, выполняются типовые *процедуры отбраковки* микросхем. Пример таких процедур, принятых Европейским комитетом электротехнических стандартов компонентов электронных схем (СЕСС), представлен на рисунке 5.7.

С повышением функциональной сложности интегральных микросхем резко возрастает трудоемкость и сложность операций контроля их параметров. Практически невозможно проверить интегральную микросхему без автоматизированных контрольно измерительных систем. К основным видам контрольных испытаний интегральных микросхем относятся:

- параметрический контроль (включает в себя измерения основных параметров ИМС на постоянном токе);
- функциональный контроль (включает в себя проведение статистических и динамических измерений на базе контрольной тестовой таблицы);
- диагностический контроль (ведется с использованием специальных информационных систем).

Целесообразность и эффективность применения различных видов контроля зависит главным образом от сложности и степени интеграции микросхем, типа логических элементов и целей контрольных испытаний.

Процедура отбраковки согласно требованиям Европейского комитета. СЕСС (Линейные микросхемы)



Рисунок 5.7. - Типовые процедуры отбраковки микросхем, принятые Европейским комитетом электротехнических стандартов компонентов электронных схем (СЕСС).

Таким образом, в данной главе были рассмотрены принципы получения интегральных микросхем, без которых в настоящее время немислимо развитие компьютерной электроники и электроники в целом.

Вопросы для самопроверки:

1. Почему появилась необходимость в создании интегральных микросхем?
2. Какие обязательные элементы присутствуют в интегральных микросхемах, начиная с самой первой?

3. На основе какого материала, служащего *подложкой*, изготавливают полупроводниковые микросхемы?
4. Каковы основные *этапы* разработки ИМС?
5. Для чего нужен *поликремний*?
6. Что вы знаете о методе Чохральского?
7. В чем преимущества метода бестигельной зонной плавки?
8. Что играет роль изолятора при изготовлении ИМС?
9. Как называют *метод* позволяющий получить необходимый рельеф будущей ИМС?
10. В чем заключаются процедуры отбраковки ИМС?

Глава 6. Интегральные микросхемы последовательностного и комбинационного типов

В данной главе будут рассмотрены наиболее распространенные узлы ЭВМ, построенные на основе готовых интегральных микросхем, выполняющих логические операции с двоичными переменными, а также обеспечивающие их хранение и преобразование.

Прежде всего, необходимо ознакомиться с графическими обозначениями элементов ИМС, как это показано на рисунке 6.1.

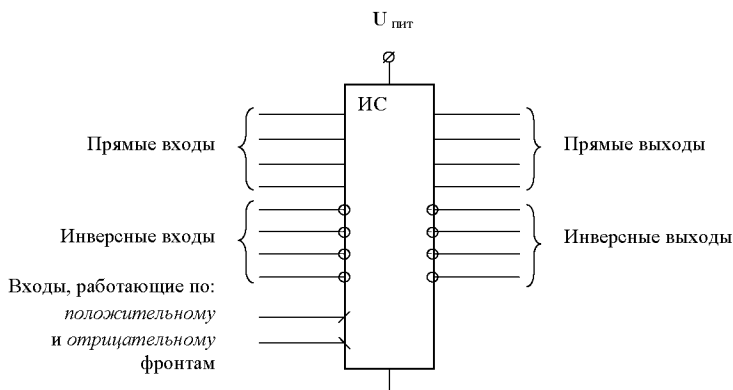


Рисунок 6.1. -Графические обозначения элементов ИМС, изображаемые на функциональных и принципиальных схемах.

Из представленного Рисунок 6.1. видно, что входы ИМС всегда изображаются слева, а выходы – справа. Управляющие сигналы изображаются также как и входы – слева. Помимо окружностей, указывающих на инверсию (о которой говорилось в главе 3), существуют и другие графические элементы, несущие дополнительную информацию, например, косая черта на управляющем входе указывает по какому фронту срабатывает данный вход.

Более подробно изучить элементы ИМС можно с помощью ГОСТ 2.743-82, который устанавливает общие правила построения условных графических обозначений элементов цифровой техники на функциональных и принципиальных схемах.

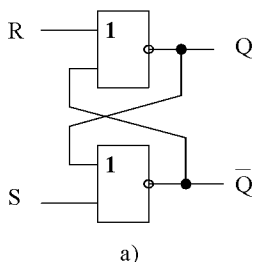
6.1. Триггеры

Первым из рассматриваемых в данном разделе цифровых устройств, будет *триггер* – логический элемент, который обладает двумя устойчивыми состояниями. Он способен хранить один бит информации и является основополагающим звеном в построении более сложных узлов ЭВМ, например, таких как *регистры* и *счетчики*.

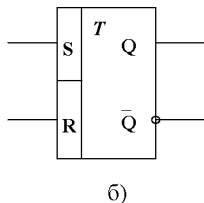
В основе любого триггера находится кольцо из двух инверторов (рисунок 6.2, а).

В большинстве случаев в названии триггера присутствуют начальные буквы, обозначающие его входа. Так *RS-триггер*, представленный на Рисунок 6.2,а содержит два созвучных его названию входа: R (от англ. “reset” – сброс) и S (от англ. “set” – установка). Помимо этого триггер имеет два выхода: прямой Q (от англ. “quit” – выход) и инверсный - \bar{Q} .

Чтобы установить триггер в нулевое состояние (когда на прямом выходе “0”, а на инверсном – “1”) достаточно на вход R подать напряжение высокого уровня. Если же высокий уровень подать на вход S, то это приведет к тому, что триггер переключится в единичное состояние, т.е. на прямом выходе появится логическая “1”, а на инверсном - логический “0” (полная таблица состояния RS-триггера представлена на Рисунок 6.2,в). Таким образом, данный логический элемент обладает двумя устойчивыми состояниями.



S	R	Q^0	Q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	z
1	1	1	z



в)

Рисунок 6.2. - а) RS – триггер в базисе ИЛИ-НЕ; б) так изображается RS – триггер на функциональных и принципиальных схемах; в) таблица состояний RS-триггера (Q^0 – состояние выхода триггера до поступления входного сигнала, а Q - после; z – неопределенное состояние триггера).

Особенностью RS-триггера является то, что при подаче одновременно на входы R и S сигнала, соответствующего логической “1”, состояние триггера становится *неопределенным*, так как в начале на обоих выходах Q и \bar{Q} установится уровень “1”, а после снятия с входов управляющих сигналов, в силу случайных причин, триггер может установиться в состояние “0” либо “1”. Очевидно, что для нормальной работы триггера необходимо исключить указанное сочетание входных сигналов.

Изменение состояния, рассматриваемого триггера, происходит сразу после изменения состояния на входах R и S, поэтому такой триггер еще называют *асинхронным*. Схема асинхронного RS-триггера не учитывает *эффекта гонка* возникающих в цифровых устройствах, при необходимости запомнить состояние логической схемы только в определённые моменты времени после окончания всех переходных процессов. Для устранения этого недостатка были созданы *синхронные* триггеры.

Схема *синхронного* RS-триггера приведена на рисунке 6.3, а. В таком триггере вводится дополнительный вход C, называемый *тактовым* или *синхронизирующим*. Изменение состояний триггера происходит при подаче сигналов логической “1” на входы R и S с последующим воздействием на вход C тактового (синхронизирующего) импульса. Если на тактовый вход импульс не поступает, то и состояние триггера не меняется. Итак изменение состояния триггера происходит *только под действием синхроимпульса*.

Триггер может переключаться как *уровнем* тактирующего импульса, так и его *фронтом*.

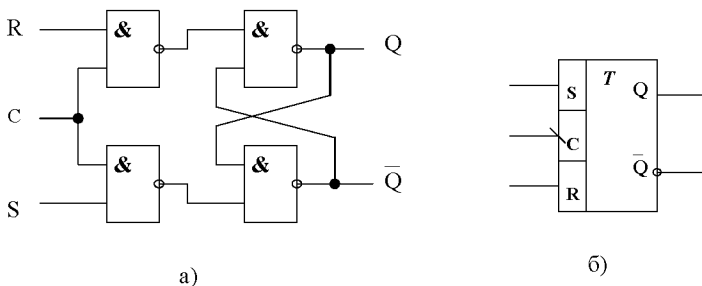


Рисунок 6.3. - а) синхронный RS – триггер в базисе И-НЕ; б) так изображается RS – триггер (синхронизируемый задним фронтом тактирующего импульса) на функциональных и принципиальных схемах.

Широкое применение в электронике нашел *D-триггер*, который еще называют *информационным* или триггером *задержки* (рисунок 6.4, а).

D-триггер имеет два входа: D (от англ. “delay” – задержка) – для информационного сигнала и C – для подачи синхриимпульсов, а также стандартные для триггеров выходы: Q и \bar{Q} .

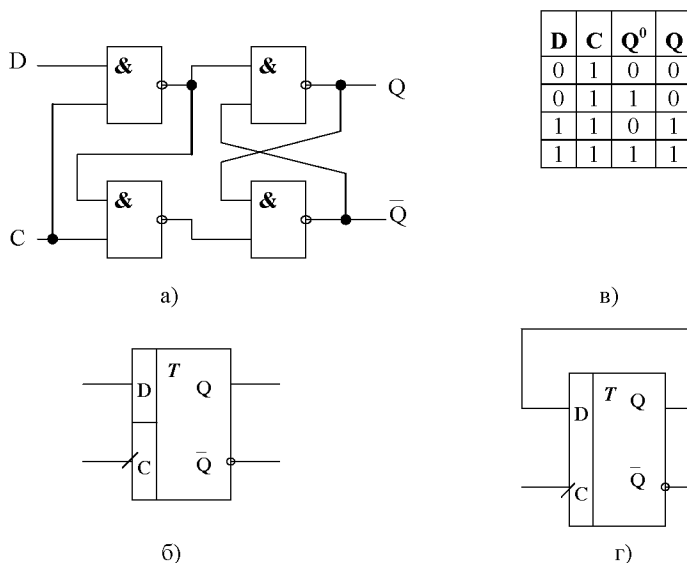


Рисунок 6.4. - а) D-триггер в базе И-НЕ; б) так изображается D-триггер (синхронизируемый передним фронтом тактирующего импульса) на функциональных и принципиальных схемах; в) таблица рабочего состояния D-триггера; г) T-триггер построенный на основе D-триггера.

D-триггер хранит данные на своем выходе при нулевом уровне на входе синхронизации. Если же на вход синхронизации C подать активный высокий уровень, то сигнал на выходе Q триггера будет повторять сигнал, подаваемый в этот момент на вход D (рисунок 6.4, в). Выходные данные “защелкиваются” в тот момент когда на входе C вновь появляется “0”.

Если вход D замкнуть с инверсным выходом \bar{Q} (рисунок 6.4, г), и после этого на оставшийся вход C подавать импульсы, триггер начнет переключаться так, что если на выходе Q был “0” то появится “1”, а при следующем импульсе логическая единица на выходе Q сменится логическим нулем. Таким образом, триггер будет осуществлять деление частоты входных импульсов на 2, благодаря тому, что уровень сигнала на выходе будет меняться в два раза реже, чем на входе. В таком случае D-триггер называют *счетным* или *T-триггером*. Режим работы, при котором происходит деление частоты, используется в цифровых счетчиках.

Существуют и другие типы триггеров, например *JK-триггер* (показано на рисунке 6.5), который может работать как синхронный RS-триггер (если на его вход J подана “1”, а на вход К - “0”, и наоборот) или как счетный Т-триггер (если на оба входа J и К триггера поданы уровни логической единицы).

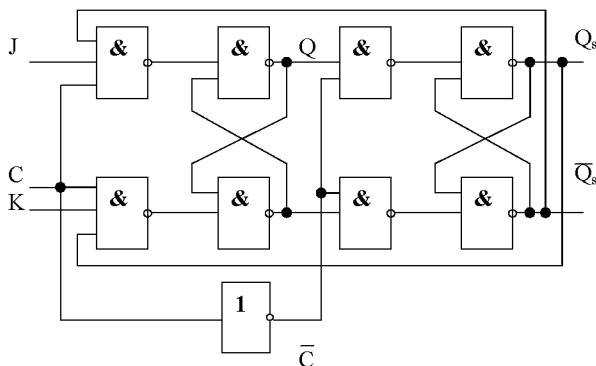


Рисунок 6.5. - Функциональная схема JK-триггера.

В таблицу 6.1 включена таблица истинности JK –триггера. Где С – это вход синхронизации, К и J – информационные входы, Q_s^0 – состояние прямого выхода триггера до поступления входного сигнала, а Q_s - состояние этого же выхода после изменений сигналов на входе.

Таблица 6.1. Таблица истинности JK-триггера.

С	К	J	Q_s^0	Q_s	Пояснения
0	x	x	0	0	Режим хранения информации
0	x	x	1	1	
1	0	0	0	0	Режим хранения информации
1	0	0	1	1	
1	0	1	0	1	Режим установки единицы J=1
1	0	1	1	1	
1	1	0	0	0	Режим записи нуля K=1
1	1	0	1	0	
1	1	1	0	1	K=J=1 счетный режим триггера
1	1	1	1	0	

Особое место в ряду триггеров занимает *триггер Шмидта* (рисунок 6.6), имеющий всего один вход и один выход. Переход из одного устойчивого состояния в другое осуществляется в таком триггере при определенных уровнях входного напряжения, называемых *пороговыми уровнями*.

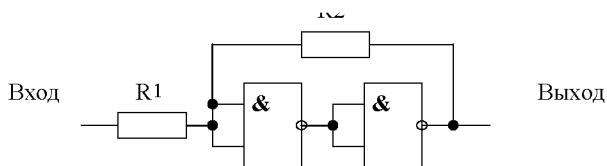


Рисунок 6.6. - Триггер Шмидта в базисе И-НЕ

В отличие от других триггеров, он не обладает памятью и используется для формирования прямоугольных импульсов из напряжения произвольной формы. Такой триггер также называют *несимметричным*.

Триггеры входят в состав счетчиков электрических импульсов, регистров, запоминающих устройств.

6.2. Регистры

Регистры (от англ. “to register” - регистрировать) строятся на основе последовательного или параллельного соединения триггеров (обычно D-триггеров). Соответственно различают регистры *последовательного* и *параллельного* типов.

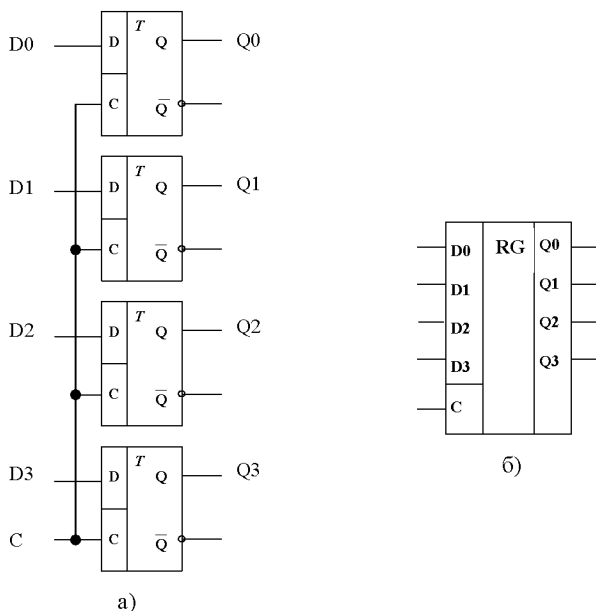


Рисунок 6.7. а) схема параллельного регистра на D-триггерах; б) обозначение параллельного регистра на принципиальных схемах.

Параллельный регистр служит для запоминания многоразрядного двоичного слова, количество разрядов зависит от количества триггеров используемых в регистре. На рисунке 6.7 представлена схема четырёхразрядного параллельного регистра.

Каждый триггер предназначен для хранения одного разряда двоичного числа. При записи информации в параллельный регистр все биты записываются одновременно, по сигналу высокого уровня, поступающему на вход С. Часто в схему такого регистра добавляется еще один вход – R, который служит для установки триггеров устройства в начальное состояние.

Последовательный регистр (регистр *сдвига*) обычно служит для преобразования последовательного кода в параллельный и наоборот. Схема регистра, осуществляющего преобразование последовательного кода в параллельный, приведена на рисунке 6.8.

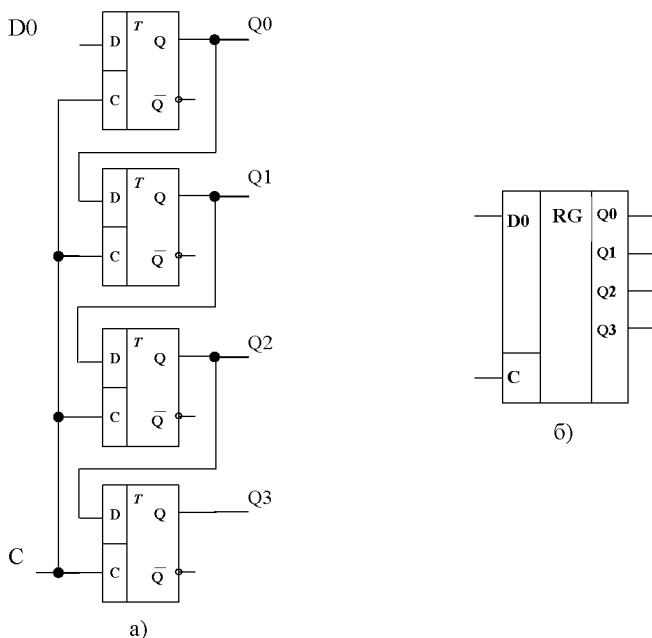


Рисунок 6.8 -а) схема последовательного регистра на D-триггерах; б) обозначение последовательного регистра на принципиальных схемах.

При воздействии тактовых импульсов на вход С информация продвигается по регистру от первого триггера (со входом D0) к последнему. При заполнении всех триггеров число в параллельном коде можно будет считать с выходов Q0-Q4. При этом первый бит информации будет присутствовать на выходе Q4, второй - на выходе Q3 и т. д.

Показанные на рисунках выше (рисунок 6.7 и рисунок 6.8.) регистры, сдвигают информацию только в одну сторону. В зависимости от того, куда происходит сдвиг информации, регистры называют *регистрами со сдвигом вправо* или *регистрами со сдвигом влево*. Но существуют регистры, сдвигающие информацию и в обе стороны, при этом направление сдвига определяется управляющим сигналом, подаваемым на специальный вход. Кроме того, существуют регистры, которые могут переключаться из параллельного режима работы в последовательный и наоборот. Такие регистры называют *смешанными* или *универсальными*. В аналого-цифровых преобразователях применяются регистры *последовательного приближения*.

6.3. Счетчики

Счетчики, также как и регистры, строятся на основе триггеров, но обычно Т- типа. Основная задача счетчиков - осуществлять счет поступающих на его вход импульсов.

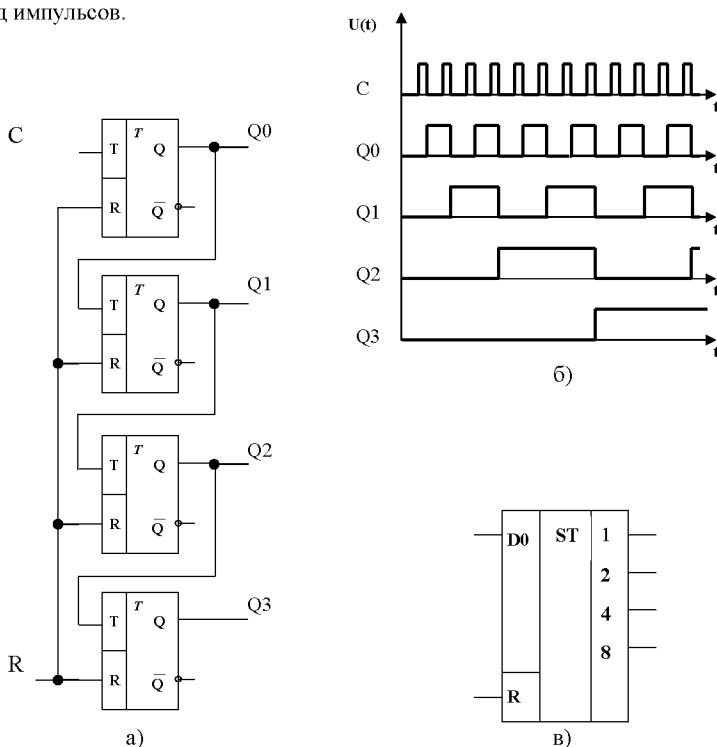


Рисунок 6.9 - а) схема асинхронного счетчика с последовательным переносом на Т-триггерах; б) диаграмма работы счетчика; в) обозначение асинхронного последовательного счетчика на принципиальных схемах.

Количество импульсов, которое может подсчитать счетчик, определяется из выражения $N = 2^n - 1$, где n - число триггеров, а так как в цифровой технике за начало отсчета принимается 0, то из выражения вычитается единица. На рисунке 6.9, а представлена схема *асинхронного* счетчика с последовательным переносом на Т-триггерах.

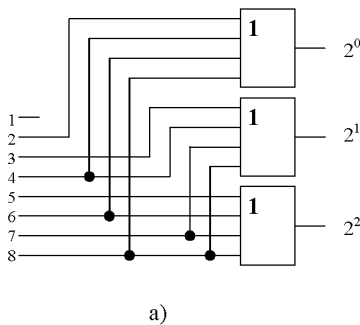
Счетчики бывают *суммирующие*, когда счет идет на увеличение, и *вычитающие*, если счет идет на уменьшение. Операцию, когда счетчик может переключаться в процессе работы с суммирования на вычитание и наоборот, называют реверсом, а счетчик - *реверсивным*.

Кроме этого счетчики подразделяются на *синхронные* и *асинхронные*. У *синхронных* счетчиков все разрядные триггеры синхронизируются параллельно одними и теми же синхрои́мпульсами. *Асинхронные* же счетчики имеют последовательную синхронизацию, т.е. каждый последующий разрядный триггер синхронизируется выходными импульсами триггера предыдущего разряда (рисунок 6.9,а). Асинхронные счетчики часто называют *последовательными*, а синхронные счетчики – *параллельными*.

Рассмотренные выше ИМС счетчиков, регистров и триггеров называют схемами *последовательностного* типа, далее будут рассмотрены ИМС *комбинационного* типа.

6.4 .Шифраторы и дешифраторы

Шифратор это функциональный узел, осуществляющий преобразование сигнала, поступающего на его вход, в код на его выходе. Чаше всего *шифратор*, осуществляет преобразование *позиционного* кода в двоичный (в позиционном коде число определяется той позицией, какую занимает во входящем ряду, представляющий его элемент).

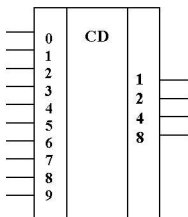


Позиционный код								Двоичный код		
1	2	3	4	5	6	7	8	2 ²	2 ¹	2 ⁰
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

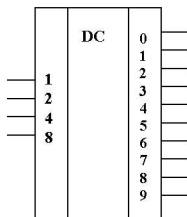
Рисунок 6.10. -а) схема шифратора на элементах ИЛИ; б) таблица состояний шифратора.

На рисунке 6.10,а представлен пример схемы шифратора, отличительной особенностью которого является то, что разряд цифры 1 не задействован, так как согласно таблице состояний (рисунок 6.10, б), ей соответствует код 000.

Дешифратор (показан на рисунке 6.11,б) выполняет преобразование противоположное шифратору, т.е. преобразует двоичный код в позиционный. Так же существуют специальные типы дешифраторов, которые осуществляют, например, перевод двоичных чисел в код многосегментного индикатора.



а)

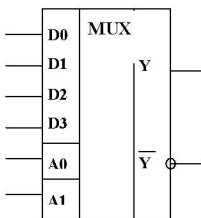


б)

Рисунок 6.11 - а) обозначение шифратора на принципиальных схемах;
б) обозначение дешифратора на принципиальных схемах.

6.5. Мультиплексоры и демультиплексоры

Мультиплексор - устройство, имеющее несколько входов и один выход, осуществляет подключение (коммутацию) одного из нескольких входов на выход. Можно сказать, что мультиплексор преобразует параллельный код в последовательный.



а)

D0	D1	D2	D3	A1	A0	Y
1	0	0	0	0	0	D0
0	1	0	0	0	1	D1
0	0	1	0	1	0	D2
0	0	0	1	1	1	D3

б)

Рисунок 6.12 - а) обозначение мультиплексора 4 в 1 на принципиальных схемах; б) таблица состояний мультиплексора 4 в 1.

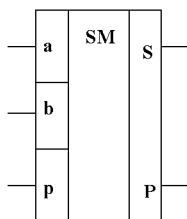
На рисунке 6.12,а представлен мультиплексор, у которого имеются входы: адресные А1-А2 и информационные D0-D3, а также прямой и инверсный выход Y. На адресные входы подается двоичный код указывающий какой входной разряд будет соединен с выходом.. Например, если в качестве адреса будет задана комбинация 11, в этом случае с выходом Y будет соединен вход D3 (полная таблица состояния мультиплексора показана на рисунке 6.12,б).

Демультимплексор - устройство, обратное мультиплексору, работает он по такому же адресному принципу, что и мультиплексор, только преобразует последовательный код в параллельный.

6.6. Сумматоры и вычитатели

Сумматорами называют логические устройства, выполняющие операцию сложения чисел, представленных в двоичном коде.

В зависимости от способа обработки чисел различают *последовательные* и *параллельные* сумматоры. Последовательные строятся на основе одноразрядной суммирующей схемы. В таких устройствах сложение двух чисел производится поразрядно и последовательно во времени. Параллельные сумматоры представляют собой наборы одноразрядных суммирующих схем, и обработка чисел осуществляется одновременно во всех разрядах, за счет организации цепей переноса.



а)

a	b	p	S	P
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

б)

Рисунок 6.13 - а) обозначение одноразрядного двоичного сумматора на принципиальных схемах; б) таблица состояний одноразрядного двоичного сумматора.

Представленный на рисунке 6.13,а одноразрядный двоичный сумматор, имеет два входа – два слагаемых: *a* и *b*, и сигнал переноса *p* для предыдущего разряда. Выходными сигналами такого устройства являются *сумма S* и *перенос P* (предназначенный уже для следующего сумматора). Работа сумматора отражена в таблице состояний устройства (рисунок 6.13,б),

а в формульном виде можно описать ее как: $S = \overline{a} \cdot \overline{b} \cdot \overline{p} + a \cdot \overline{b} \cdot \overline{p} + a \cdot b \cdot \overline{p} + a \cdot b \cdot p$ и $P = a \cdot b + a \cdot p + b \cdot p$, соответственно.

На рисунке 6.14 представлен простейший параллельный сумматор с *последовательной* передачей сигналов переноса, здесь на входы каждой одноразрядной схемы сумматора поступают два слагаемых и перенос из предыдущего разряда. Сигнал переноса, образованный в младшем разряде, распространяется последовательно по цепям переноса к старшим разрядам.

Параллельные многоразрядные сумматоры применяют для одновременного суммирования двух многоразрядных чисел.

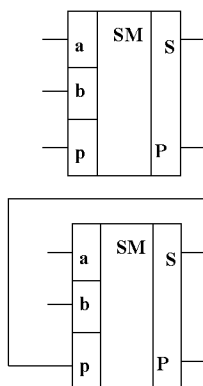


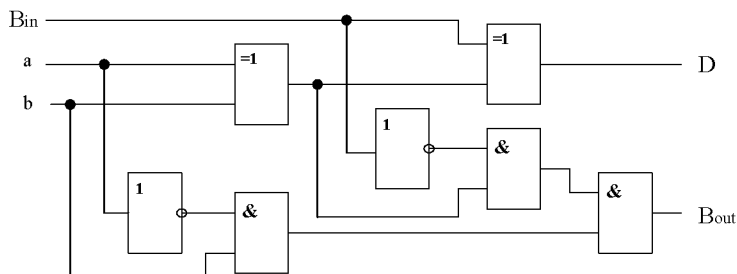
Рисунок 6.14 - Простейший параллельный сумматор на основе одноразрядных двоичных сумматоров с последовательной передачей сигналов переноса.

Часто используют схемы сумматоров с *комбинированным* переносом. В таких схемах одноразрядные сумматоры объединяются в группы. Внутри группы, как правило, осуществляется одновременный перенос, а между группами перенос может быть и последовательный, и одновременный.

Противоположными сумматорам по функциональному назначению являются устройства *вычитатели*.

Вычитатели (один из них показан на рисунке 6.15,а), как ясно из названия, выполняют операцию вычитания чисел, представленных в двоичном коде. На самом деле операция a “минус” b выполняется как a “плюс” дополнительный код $(-b)$. Дополнительный код, в свою очередь, реализуется как инверсия всех разрядов числа b “плюс” 1 в младший разряд.

Сумматоры и вычитатели очень похожи друг на друга, только у вычитателей вместо сигнала переноса используется сигнал *заема*. Соединяя друг с другом вычитатели, получают устройства, называемые *параллельными вычитателями*.



а)

a	b	Bin	D	Bout
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

б)

Рисунок 6.15 - а) представлена схема вычитателя, у которого входами являются вычитаемые a и b , и заем B_{in} , а выходами: сигнал *разности* - D и заем предназначенный для следующего вычитается - B_{out} ; б) таблица состояний вычитателя.

В заключение следует отметить, что существует целый класс ИМС, которые выполняют одновременно и суммирование и вычитание, а так же логические действия – называются такие ИМС *арифметико-логическими устройствами* (АЛУ). Однако в современных ЭВМ арифметико-логическое устройство не является самостоятельным схемотехническим блоком. Оно входит в состав микропроцессора, на котором строится компьютер. Операции такого АЛУ подразделяются на три основные категории: арифметические, логические и операции над битами. Арифметической операцией называют процедуру обработки данных, аргументы и результат которой являются числами (сложение, вычитание, умножение, деление). Логической операцией именуют процедуру, осуществляющую построение сложного высказывания (операции И, ИЛИ, НЕ). Операции над битами обычно подразумевают сдвиги.

Вопросы для самопроверки:

1. Какой объем информации может хранить один *триггер*?
2. Какие триггеры вы знаете?
3. Для чего нужны регистры?
4. Чем отличаются последовательные регистры от параллельных?
5. Какую функцию выполняют счетчики?
6. Что означает: асинхронный/синхронный регистр, счетчик?
7. Для чего нужны шифраторы и дешифраторы?
8. Как работают мультиплексоры?
9. Для чего используют перенос в сумматорах?
10. В состав, какого устройства входят сумматоры и вычитатели?

Глава 7. Генераторы импульсов

Большое применение в электронике находят различные типы генераторов, применяемых для тактирования, запуска и управления цифровыми устройствами. Вначале рассмотрим наиболее широко используемые генераторы – *мультивибраторы*, служащие для вырабатывания импульсов прямоугольной формы.

7.1. Ждущий мультивибратор

Генератор одиночных импульсов - одновибратор или ждущий мультивибратор служит для вырабатывания одиночных импульсов с заданной длительностью. Пример схемы ждущего мультивибратора приведен на рисунке 7.1. Здесь необходимо отметить наличие положительной обратной связи, полученной соединением выхода второго элемента 2И-НЕ с входом первого его элемента.

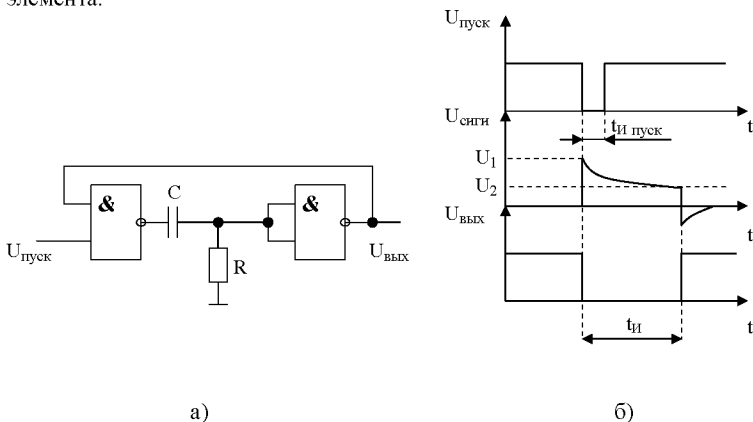


Рисунок 7.1 - а) схема ждущего мультивибратора на элементах 2И-НЕ, б) временные диаграммы работы одновибратора.

В начальный момент времени на выходе генератора и на его входах присутствует уровень напряжения соответствующий логической единице. При подаче на вход запускающего отрицательного напряжения (соответствующего “0”) на выходе первого элемента формируется уровень “1”, который через конденсатор C поступает на вход второго элемента. Далее сигнал инвертируется и в виде “0” по цепи обратной связи возвращается на второй вход первого элемента. Затем уровень “0” на выходе генератора будет поддерживаться до тех пор, пока не зарядится конденсатор C , а напряжение на резисторе R не достигнет порогового значения $U_{\text{пор}} = U_2$ (рисунок 7.1, б).

Длительность выходного импульса одновибратора определяется с помощью выражения: $t_{\text{и}} = C(R + R_{\text{вых}}) \ln(U_1/U_2)$, где $R_{\text{вых}}$ - выходное сопротивление первого элемента генератора, а U_2 - пороговое напряжение логического элемента.

Обязательное условие, которое должно соблюдаться при работе такого генератора, заключается в том, что длительность запускающего импульса должна быть не больше длительности импульса $t_{\text{и}}$ вырабатываемого одновибратором.

7.2. Несимметричный мультивибратор

Несимметричный мультивибратор, также как и одновибратор, имеет положительную обратную связь (показано на рисунке 7.2,а), но содержит конденсатор C служащий для самовозбуждения автоколебательного релаксационного процесса в устройстве, благодаря чему происходит *непрерывное* вырабатывание импульсов генератором или теперь - *автогенератором*.

Частоту следования импульсов можно оценить из выражения $f = 1/3RC$. Период T импульсов, вырабатываемых мультивибратором, определяется в первом приближении постоянной времени τ : $T = a\tau$, где $\tau = RC$, a - принимает значение 1 до 2. Резистор R , включенный в отрицательную обратную связь первого элемента схемы, выводит этот элемент в усиительный режим, а выходное напряжение этого инвертора в свою очередь удерживает в режиме усиления второй элемент схемы.

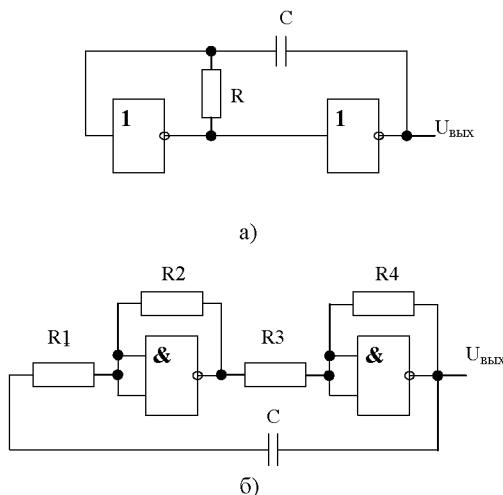


Рисунок 7.2 - а) Схема несимметричного мультивибратора на элементах ИЛИ-НЕ; б) схема несимметричного мультивибратора с повышенной стабильностью на элементах И-НЕ.

Часто именно несимметричные мультивибраторы используют в качестве источника тактовых импульсов при построении цифровых устройств. Для получения высокостабильных тактовых импульсов, в схему мультивибратора часто вводят кварцевый резонатор.

7.3. Генераторы линейно изменяющего напряжения

Следует отметить, что выше рассмотренные генераторы формируют импульсы *прямоугольной формы*, пригодные для работы всех рассмотренных цифровых узлов ЭВМ. Но помимо них существуют и другие генераторы, которые нашли применение, например, в отклоняющих системах мониторов - это *генераторы линейно изменяющего напряжения* (ГЛИН) - электронные устройства, выходное напряжение которых в течение заданного времени изменяется по линейному закону. Если такое напряжение меняется периодически, то ГЛИН называют генератором *пилообразного* напряжения или генератором напряжения *треугольной формы*.

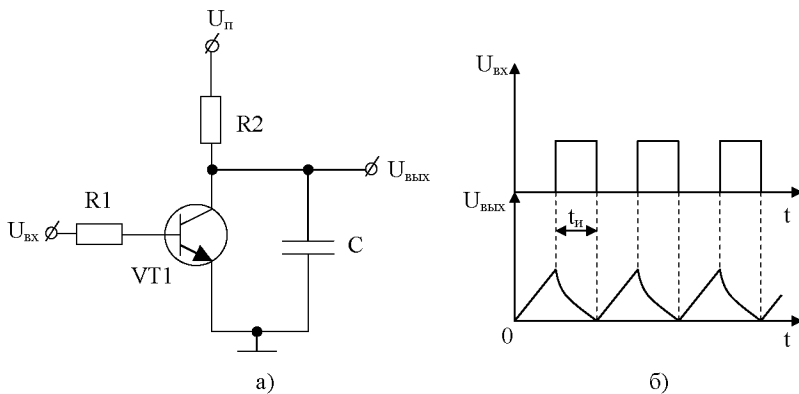


Рисунок 7.3 - а) Схема простейшего генератора пилообразного напряжения; б) временные диаграммы его работы.

Рассмотрим работу ГЛИН на примере простейшего генератора пилообразного напряжения (рисунок 7.3,а). Его работа строится на принципе заряда/разряда конденсатора С. На вход транзисторного ключа подается последовательность прямоугольных импульсов с заданным интервалом и длительностью (рисунок 7.3,б). В тот момент времени, когда на базе транзистора напряжение равно нулю, транзистор закрыт, благодаря чему происходит заряд конденсатора С через резистор R2. При этом напряжение на конденсаторе нарастает линейно (постоянная времени цепи R_2C должна быть много больше периода следования прямоугольных импульсов). Зарядка конденсатора продолжается до поступления импульса, открывающего транзистор VT1. Тогда транзистор открывается, и начинается процесс разряда

конденсатора С. Интервал времени между отпирающими импульсами должен быть достаточным для полного разряда конденсатора С. Напряжение на конденсаторе изменяется так: $U_c = U_{\text{вых}} = U_n(t_{\text{н}} / R_2 C)$.

В заключение следует отметить, что существует целый класс интегральных микросхем - генераторов импульсов, реализованных на одном кристалле. Многие из них носят специфичный характер, например, используются только в электронных таймерах или часах, другие – наоборот являются универсальными. В качестве примера такого универсального генератора можно рассмотреть ИМС КР531ПГ1, показанную на рисунке 7.4.

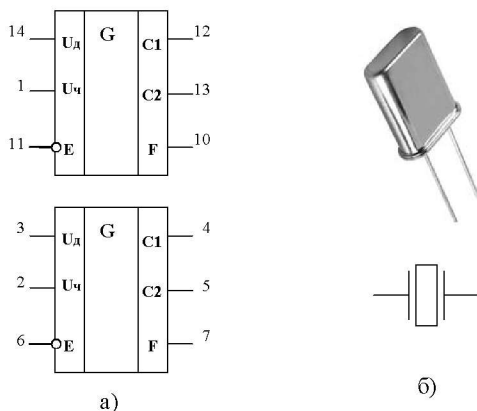


Рисунок 7.4 – а) ИМС КР531ПГ1, б) кварцевый резонатор.

Микросхема КР531ПГ1 (рисунок 7.4, а) - два генератора импульсов. Частота генерируемых колебаний определяется или кварцевым резонатором, подключаемым к выводам С1 и С2, или конденсатором. Кварцевый резонатор (на рисунке 7.4,б показан внешний вид и схемное обозначение) – это прибор, в котором пьезоэлектрический эффект и явление механического резонанса используются для построения высокочастотного резонансного элемента электронной схемы. При подаче напряжения на электроды благодаря пьезоэлектрическому эффекту происходит изгибание, сжатие или сдвиг в зависимости от того, каким образом вырезана пластинка кварцевого резонатора из кристалла. Колеблющаяся пластинка в результате того же пьезоэлектрического эффекта создаёт во внешней цепи противо-ЭДС, что можно рассматривать как явление, эквивалентное работе катушки индуктивности в колебательном контуре. Если к ИМС КР531ПГ1 вместо резонатора подключают конденсаторы, то частоту можно регулировать в некоторых пределах, изменяя напряжение на двух управляющих входах, один из которых обычно называют диапазоном U_d , другой - входом управления частотой $U_{\text{ч}}$. Так, при увеличении напряжения на входе $U_{\text{ч}}$ частота увеличивается, при увеличении напряжения на входе U_d - уменьшается.

Вопросы для самопроверки:

1. Для чего нужны генераторы импульсов?
2. Какие элементы в генераторах определяют длительность импульсов и частоту их следования?
3. На основе каких электронных приборов строят генераторы?
4. В чем особенность *ждущего* мультивибратора?
5. Почему *несимметричный* генератор называют еще *автогенератором*?
6. Как расшифровать аббревиатуру: *ГЛИН*?
7. Можно ли ГЛИН назвать автогенератором?
8. Существует ли реализация генераторов на одном кристалле микросхемы?
9. Какой эффект используется в кварцевом резонаторе?

Глава 8. Операционные усилители, компараторы, АЦП, ЦАП

8.1. Операционные усилители

В первой главе рассказывалось о преобразовании аналогового сигнала в цифровой, но не говорилось о том какие электронные устройства осуществляют это преобразование. Поскольку такого рода преобразования сложны по своей реализации, то и ИМС их выполняющие, представляют собой довольно сложные схемы, ключевыми элементами таких ИМС являются *операционные усилители* (показан на рисунке 8.1).

Операционные усилители (ОУ) - это усилители постоянного тока с дифференциальным входом, обладающие большим коэффициентом усиления и входным сопротивлением.

Первый ОУ был разработан на лампах в 1942 году Л. Джули (США) и предназначался для выполнения математических операций в *аналоговых* вычислительных машинах. В 1959 году. Р. Малтер (США) разработал ОУ на транзисторах, а в 1958 г. в лаборатории фирмы Texas Instruments (США) появился первый интегральный ОУ - $\mu A702$.

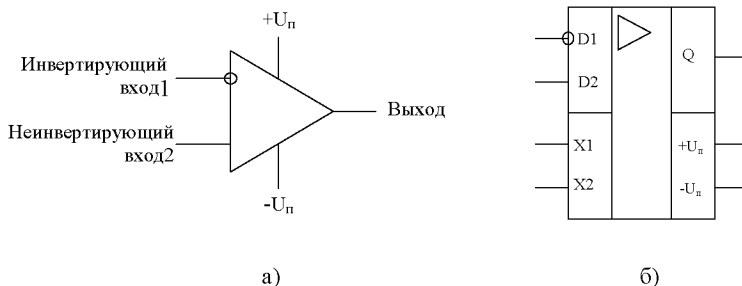


Рисунок 8.1 - а) обозначение операционного усилителя на функциональных схемах; б) обозначение ОУ на принципиальных схемах (по ГОСТу).

Что необходимо знать об ОУ в первую очередь? Это то что его выходное напряжение равно разности входных напряжений, а учитывая тот факт, что коэффициент усиления ОУ K_U очень велик, то любое сколь угодно малое изменение разности входных напряжений приводит к очень быстрому изменению выходного сигнала.

Операционный усилитель при его использовании почти всегда охвачен *обратной связью* (ОС) - это когда часть выходного напряжения возвращается через цепи обратной связи к входу усилителя.

Обратная связь может быть *положительной*, в случае, когда цепь ОС заводится на неинвертирующий вход, и, *отрицательной* (рисунок 8.2) - когда соединяются выход ОУ и его инверсный вход. Именно свойства обратной связи определяют свойства схемы с операционным усилителем.

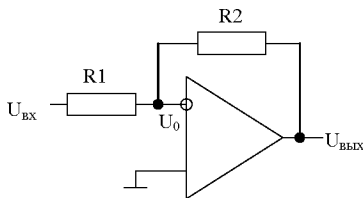


Рисунок 8.2 - Операционный усилитель, охваченный *отрицательной* обратной связью в виде резистивного делителя напряжений.

Допустим, что входное напряжение схемы на рисунке 8.2 изменилось с нуля до некоторого положительного значения $U_{ВХ}$, то в первый момент времени *выходное* напряжение ($U_{ВЫХ}$), а следовательно, и напряжение *обратной связи* - равны нулю. При этом напряжение, приложенное к входу операционного усилителя, составит $U_0 = U_{ВХ}$, т.к. входное сопротивление ОУ очень велико. Далее U_0 быстро усилится ОУ, обладающим большим коэффициентом усиления K_U , и в результате величина $U_{ВЫХ}$ возрастет до некоторого положительного значения, а вместе с ней возрастет и величина напряжения обратной связи, что в свою очередь приведет к уменьшению напряжения U_0 , приложенного к входу усилителя, т.к. напряжение обратной связи имеет противоположный знак. Таким образом, выходное напряжение ОУ воздействует на входное напряжение, уменьшая его на величину напряжения обратной связи (это характерная особенность отрицательной ОС). После достижения устойчивого состояния выходное напряжение ОУ будет равно: $U_{ВЫХ} = K_U U_0 = K_U (U_{ВХ} - \beta U_{ВЫХ})$. Если решить это уравнение относительно $U_{ВЫХ}$, то: $K = U_{ВЫХ} / U_{ВХ} = K_U / (1 + \beta K_U)$, где K – коэффициент усиления всей схемы на ОУ, а β – коэффициент обратной связи.

И наконец, учитывая, что βK_U много больше единицы, получаем: $K \approx 1/\beta$.

Таким образом, можно сделать очень важный вывод: *коэффициент усиления схемы на операционном усилителе с обратной связью определяется параметрами обратной связи и мало зависит от параметров самого ОУ.*

В простейшем случае цепь обратной связи представляет собой резистивный делитель напряжения, как на уже рассмотренной схеме (рисунок 8.2). В этом случае схема с ОУ работает как *линейный усилитель*, коэффициент усиления которого, согласно полученного вывода, определяется только коэффициентом ослабления цепи обратной связи.

Если в качестве цепи обратной связи поставить RC-цепь, то получится *активный фильтр*. И, наконец, включив в цепь обратной связи ОУ диоды и транзисторы можно проводить с высокой точностью *нелинейные преобразования сигналов*.

8.2. Компараторы

Компаратор устройство, используемое для сравнения аналоговых сигналов. При достижении определенной разности напряжений на своих входах, компаратор переходит в состояние *насыщения* (в отличие от обыкновенного ОУ), в результате чего происходит быстрое переключение выходного сигнала устройства с нулевого уровня до уровня напряжения питания (справедливо при однополярной схеме питания компаратора). Используя это свойство компаратора, с его помощью осуществляют преобразование аналоговой величины в цифровой код.

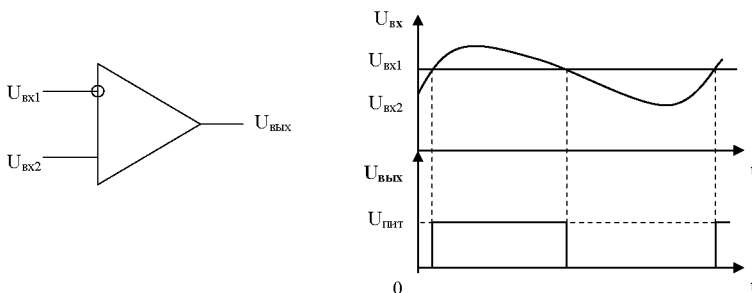


Рисунок 8.3 - Компаратор и диаграмма его работы при однополярном питании и $U_{вх1}=U_{от}$.

На рисунке 8.3 представлен компаратор, срабатывание которого происходит при выполнении условия: $|U_{вых}/K_U| = |U_{вх1} - U_{вх2}|$. Принцип действия основан на очень большом собственном коэффициенте усиления компаратора, что позволяет ему очень быстро переключаться уже при небольшой разности входных напряжений. Недостатком рассмотренной схемы является эффект *самовозбуждения* при разности входных напряжений близкой к нулю. Поэтому обычно используют схему включения компаратора с положительной обратной связью (рисунок 8.4). Данная схема обладает *гистерезисом* по порогу. Величина гистерезиса определяется: $\Delta U = (R1/R2)(U_{вых\ max} - U_{вых\ min})$. И именно гистерезис предохраняет компаратор от самовозбуждения.

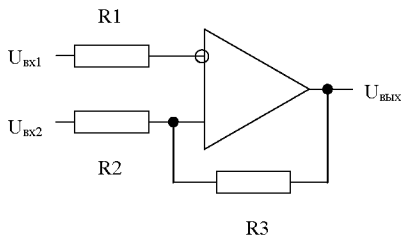


Рисунок 8.4 - Компаратор, охваченный положительной обратной связью.

8.3. Аналого-цифровые преобразователи

Аналого-цифровые преобразователи (АЦП) служат для преобразования аналогового сигнала в цифровой код. Теоретические основы такого преобразования уже были рассмотрены в первой главе данного учебного пособия.

По своему построению АЦП делятся на *последовательные* и *параллельные*. Обычно в качестве пороговых устройств АЦП *параллельного* типа используются интегральные *компараторы*. На рисунке 8.5 приведена схема такого АЦП. Опорное напряжение $U_{оп}$ для каждого компаратора задается отдельно с помощью резистивного делителя, а входное напряжение $U_{вх}$ подается одновременно на вход всех компараторов схемы. После чего каждый компаратор сравнивает «свое» $U_{оп}$ с общим $U_{вх}$.

На выходе компараторов, у которых входное напряжение больше соответствующего опорного, будет логическая единица, в противном случае – ноль. Шифратор осуществляет преобразование поступающих на его вход сигналов в двоичный код.

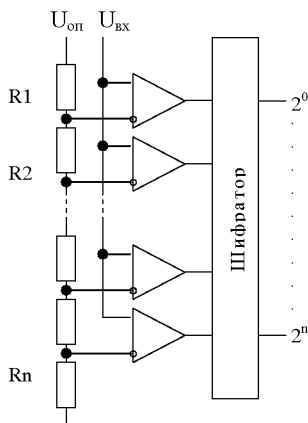


Рисунок 8.5 - Схема АЦП параллельного типа.

Достоинством параллельных АЦП является их быстроедействие (поскольку компараторы работают одновременно). К недостаткам можно отнести сложность изготовления, при необходимости получить многоразрядный преобразователь. В этом случае используют *последовательные АЦП*, которые делятся на АЦП *последовательного счета* и АЦП *последовательного приближения*. В обоих случаях в схему АЦП вводят дополнительные элементы. В первую очередь это цифро-аналоговый

преобразователь (ЦАП), работа которого будет рассмотрена ниже, а так же счетчик (или регистр), и генератор тактовых импульсов (ГТИ).

На схеме рисунка 8.6 на прямой вход компаратора подается напряжение $U_{вх}$, а на инверсный - напряжение выхода ЦАП. В начальный момент времени счетчик не работает, напряжение на выходе ЦАП равно нулю, на выходе компаратора присутствует уровень логической единицы.

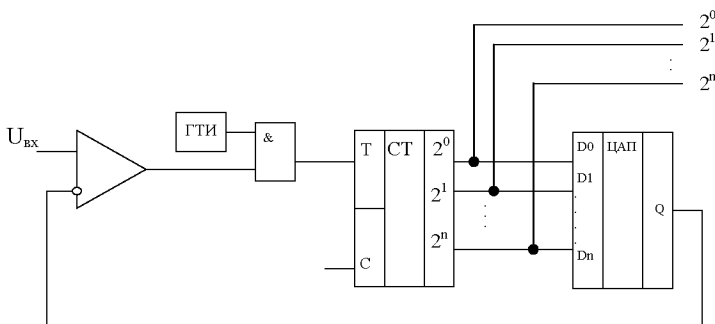


Рисунок 8.6 - Структурная схема АЦП последовательного счета.

При подаче импульса разрешения C счетчик начинает считать импульсы поступающие от генератора тактовых импульсов, проходящие через открытый компаратором элемент "И". Напряжение на выходе ЦАП при этом будет линейно возрастать, и как только оно станет равным $U_{вх}$, компаратор переключается в состояние логического нуля, запретив прохождение импульсов от ГТИ, в результате чего счетчик прекратит свою работу. Двоичное число, установившееся к этому моменту на выходе счетчика будет представлять входное напряжение в цифровом коде. После обнуления состояния счетчика процесс повторится.

Недостатком рассмотренного АЦП является его довольно низкое быстродействие, не смотря на сравнительную простоту построения. Более быстродействующим из последовательных преобразователей являются АЦП последовательного приближения. В них вместо счетчика в схему вводится регистр последовательного приближения, который позволяет применить принцип поочередного сравнения измеряемой входной величины с ее кратными двум частями.

Большое применение находят АЦП, объединяющие в себе и последовательные, и параллельные принципы построения схем преобразователей – это *последовательно-параллельные* АЦП. Например, в таком преобразователе могут участвовать два параллельных преобразователя (двухступенчатый АЦП), первый из которых осуществляет преобразование

входного сигнала в старшие разряды, а второй - в младшие. ЦАП в этой схеме вырабатывает напряжение, соответствующее старшим разрядам, которое вычитается из $U_{вх}$, оставшееся от разности напряжений ЦАП и $U_{вх}$ напряжение поступает на второй АЦП отвечающий за младшие разряды (рисунок 8.7).

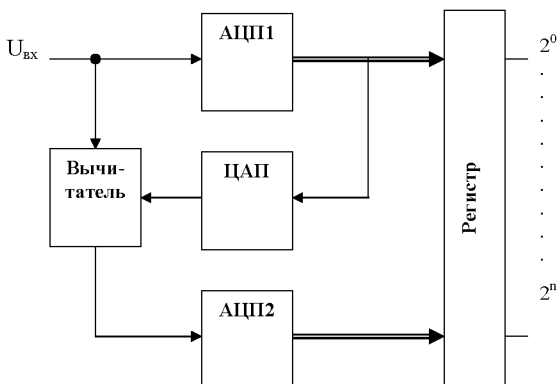


Рисунок 8.7 - Функциональная схема двухступенчатого последовательно-параллельного АЦП.

В заключение необходимо отметить, что существуют и другие схемы аналогово-цифровых преобразователей. Главными же и основными характеристиками всех АЦП является их скорость преобразования, разрядность и погрешности связанные с преобразованиями.

8.4. Цифро-аналоговые преобразователи

Цифро-аналоговые преобразователи (ЦАП) служат для преобразования цифрового кода в аналоговую величину, соответствующую его численному значению. Другими словами ЦАП выполняет функцию обратную функции аналого-цифрового преобразователя.

Простейшим примером реализации ЦАП является резистивная матрица. На рисунке 8.8,а представлена реальная схема такого преобразователя, находившего применение в начальные годы развития персональных компьютеров, в качестве устройства заменяющего звуковую карту. Устройство называется «Ковокс», подключается к параллельному порту (номера выводов параллельного порта приведены на схеме) и позволяет воспроизводить несложную цифровую музыку с помощью специального программного обеспечения.

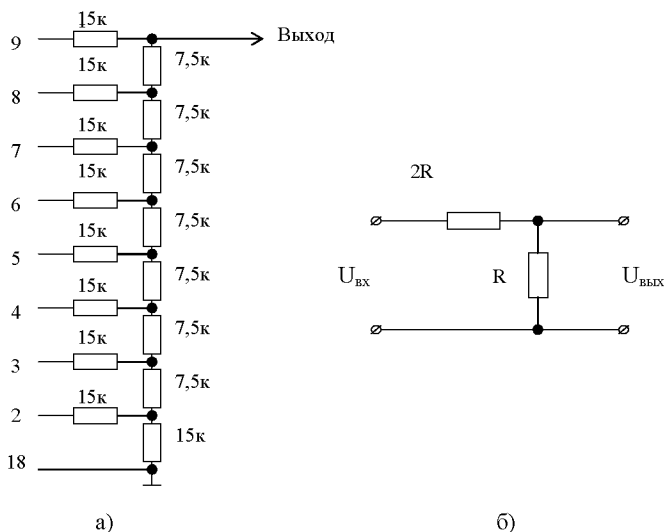


Рисунок 8.8 - а) Простейший ЦАП на основе резистивной матрицы R-2R; б) делитель R-2R.

В этой схеме на резистивную матрицу, основным элементом которой является делитель R-2R (рисунок 8.8,б), подается двоичный код, который в зависимости от задействованных весовых коэффициентов подключает соответствующую часть матрицы. Затем происходит суммирование токов выбранных ветвей и на выходе преобразователя устанавливается напряжение соответствующее принятому коду.

Для получения высокого уровня сигнала на выходе преобразователя, его используют обычно в связке с операционным усилителем. ЦАП, выпускаемые в виде интегральных схем, содержат резистивную матрицу вида R-2ⁿR или R-2R, электронные ключи для коммутации резисторов (резистивных делителей) и, иногда, сопротивление обратной связи для подключаемого ОУ.

Матрицу R-2ⁿR (рисунок 8.9), в которой величина сопротивления резисторов увеличивается в два раза от младшего разряда к старшему, обычно используют в ИМС с небольшим (меньше 8) количеством разрядов АЦП, так как с увеличением количества разрядов резко возрастает соотношение сопротивлений резисторов нулевого и старшего разрядов: $R_0/R_n = 2^n = T$, что приводит к трудностям при изготовлении таких резистивных матриц в ИМС исполнении, т.к. номиналы резисторов в интегральном исполнении не должны превышать 50...100 кОм. Помимо этого дополнительные требования предъявляются к сопротивлению резисторов старших разрядов.

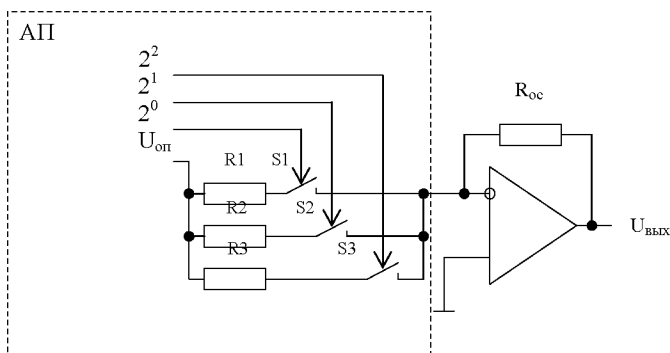


Рисунок 8.9 - Функциональная схема 3-х разрядной ИС ЦАП на матрице R-2ⁿR с подключенным к выходу ОУ.

Так разброс тока в них не должен превышать уровней токов в младшем разряде. Поэтому в ЦАП, выполненных по интегральной технологии, в основном применяются резистивные матрицы на основе делителя R-2R (рисунок 8.10), не требующего большого разброса номиналов сопротивлений и точной их подгонки.

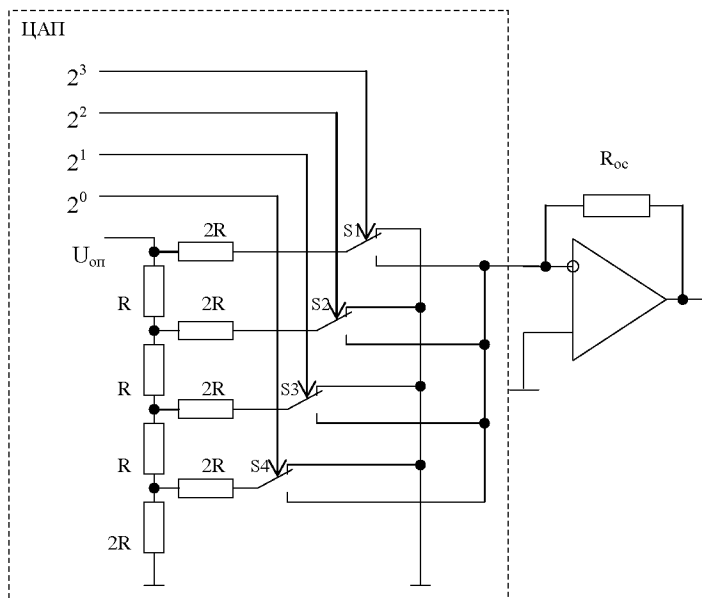


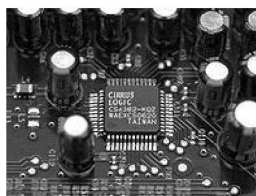
Рисунок 8.10 - Функциональная схема ЦАП с матрицей R-2R.

Представленную на рисунке 8.9 схему ЦАП называют еще *параллельной схемой суммирования токов*, а схему на рисунке 8.10. – *последовательной схемой суммированием токов*. Электронные ключи S1-S4, управляемые высоким уровнем напряжения (логической единицей), производят коммутацию резисторов (или резистивных делителей) в соответствии с весом разряда, на котором появилась “1”. А далее напряжение соответствующее поступившему коду усиливается ОУ и снимается с ЦАП.

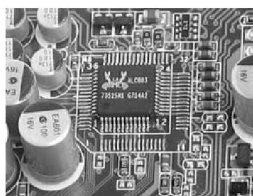
Главные качественные характеристики ЦАП определяются точностью подбора номиналов резисторов и параметрами операционного усилителя, подключаемого к выходу.

К основным параметрам ЦАП относятся:

- относительная разрешающая способность (обратная величина от максимального числа уровней квантования): $\delta_0 = 1/(2^n - 1)$, где n – количество разрядов ЦАП, а $(2^n - 1)$ – количество шагов квантования;
- абсолютная разрешающая способность (численно равна шагу квантования) - $\delta_a = U_s/(2^n - 1)$, где U_s – напряжение полной шкалы;
- абсолютная погрешность преобразования δ_n и нелинейность преобразования δ_n определяют максимальные отклонения реальных характеристик ЦАП от идеальной;
- дифференциальная нелинейность – численно равна максимальной разности двух соседних приращений (шагов квантования) :
- $\delta_d = \Delta u_1 - \Delta u_2$;
- максимальная частота преобразования соответствует наибольшей частоте дискретизации f_d , при которой параметры ЦАП соответствуют заданным значениям.



а)



б)

Рисунок 8.11 - а) ИМС ЦАП на видеокарте, б) звуковая ИМС ALC883 с 24-битным АЦП/ЦАП и поддержкой 192 кГц на материнской плате.

В заключение этой главы, необходимо привести примеры применения АЦП и ЦАП в компьютере. Так, цифро-аналоговые преобразователи служат для преобразования изображения, формируемого видеоконтроллером видеокарты, в уровни интенсивности цвета, подаваемые на аналоговый

монитор (аналоговый сигнал выводится через разъём VGA, тогда как цифровой - через DVI). Большинство таких ЦАП имеют разрядность 8 бит на канал, что соответствует 256 уровням яркости на каждый основной цвет, что в свою очередь в сумме дает 16,7 млн цветов (а за счёт гамма-коррекции есть возможность отображать исходные 16,7 млн цветов в гораздо большее цветовое пространство).

Другое применение ИМС АЦП и ЦАП нашли в компьютере при обработке звука. На рисунке 8.11 показаны микросхемы ЦАП и АЦП в местах их непосредственного использования.

В о п р о с ы д л я с а м о п р о в е р к и:

1. Дайте определение операционному усилителю.
2. Чем определяется коэффициент усиления схемы на операционном усилителе с обратной связью?
3. Для чего служит компаратор?
4. Каковы функции АЦП?
5. Какие виды АЦП вы знаете?
6. Что такое ЦАП?
7. Какие типы резистивных матриц используются в ЦАП?

Глава 9. Запоминающие устройства

9.1. Ячейка памяти

Запоминающие устройства (ЗУ) или устройства *памяти* служат для *приема, хранения и выдачи* информации. В этой главе речь пойдет о ЗУ в интегральном исполнении, основой большинства которых являются комплиментарные МОП ИМС (КМОП), которые отличаются малой потребляемой мощностью.

Основой любой ИМС ЗУ служит простейшая *ячейка памяти* (ЯП) или *запоминающий элемент* (ЗЭ). Одна ячейка памяти может хранить один бит информации. Для получения больших объемов хранимой информации в одной ИМС сосредотачивают от десятков до сотен тысяч ЯП, при этом общее число элементов равняется 2^n , где n - целое число. Обычно ЯП объединяются в матрицу, при этом каждая ячейка памяти имеет свой адрес, задаваемый n -разрядным двоичным кодом, который складывается из номера строки и номера столбца, на пересечении которых находится ЯП. В итоге получается прямоугольная матрица, содержащая 2^i строк и 2^m столбцов, где общее количество элементов памяти равно $2^{(i+m)}$ (рисунок 9.1.).

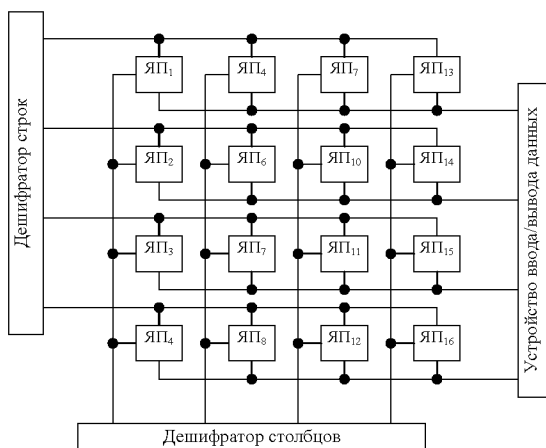


Рисунок 9.1. Пример построения ЗУ на основе прямоугольной матрицы

Матрица снабжается адресными дешифраторами строк и столбцов, а также устройством ввода/вывода данных, представляющим собой электронные двунаправленные ключи.

По своему функциональному назначению ЗУ делятся на два больших класса: *оперативные* запоминающие устройства и *постоянные* запоминающие устройства.

9.2. Оперативные запоминающие устройства

Оперативные запоминающие устройства (ОЗУ) осуществляют запись, хранение и считывание информации *только при включенном собственном питании*, другими словами являются *энергозависимыми*. Подразделяется такая память на ОЗУ с *произвольной выборкой* - RAM (от англ. “random access memory”) и ОЗУ с *последовательным доступом* (к последним относятся регистры сдвига и устройства с зарядовой связью).

ОЗУ с *произвольной выборкой* (RAM) подразделяются на два класса: *статические* (SRAM) и *динамические* (DRAM) ОЗУ.

9.3. Статические оперативные запоминающие устройства

Элементарной ячейкой памяти статического ОЗУ с произвольной выборкой является триггер – «защелка», дополненный схемой выборки и электронным ключом (рисунок 9.2).

Рассмотрим работу данной ЯП статического ОЗУ. В качестве устройства выборки (рисунок 9.2.) используется элемент 2И, за хранение информации отвечает D – триггер, а за вход/выход - двунаправленный электронный ключ SW (от англ. “switch” – ключ).

При одновременном появлении уровня логической “1” на шинах выборки по столбцу и строке, элементом 2И разрешается работа электронного ключа SW, тем самым происходит *выбор* данной ячейки памяти. В зависимости от того, какой уровень сигнала присутствует на входе «Запись/Чтение» (часто обозначаемого W/R - от англ. “write” – писать и “read” - читать) происходит либо чтение, либо запись информации из/в D-триггер.

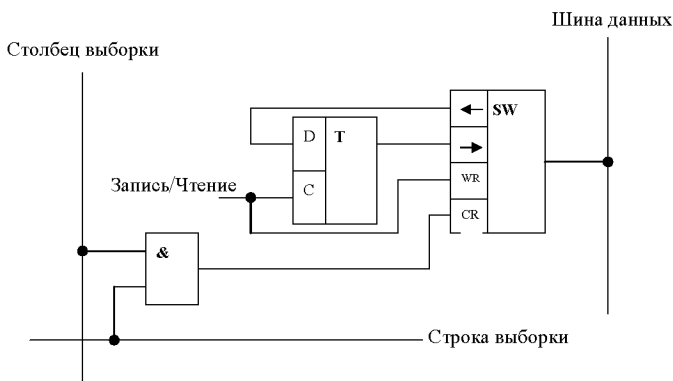


Рисунок 9.2 - Пример ячейки памяти статического ОЗУ.

Например, при подаче уровня логической "1" на вход «Запись/Чтение» ЯП, триггер запоминает информацию (т.к. его $C = "1"$), поступающую к нему на вход D через ключ SW, который при этом служит входом ячейки памяти (в силу $W/R = "1"$). Если же на вход «Запись/Чтение» ЯП будет подан уровень логического "0", то информация будет считываться из D-триггера (на тот момент хранящего информацию, т.к. $C = "0"$) через ключ SW, который, благодаря своей двунаправленности уже будет играть роль выхода ячейки памяти (т.к. $W/R = "0"$).

Статической данная память называется потому, что может сколь угодно долго сохранять записанную в нее информацию (разумеется, при включенном питании) без повторной перезаписи данных с целью профилактики сохранения ее достоверности.

К недостаткам данного типа ОЗУ следует отнести сложность изготовления и небольшие объемы памяти.

9.4. Динамические запоминающие устройства

В отличие от статических ОЗУ, в динамических запоминающих устройствах в качестве ЯП достаточно использовать всего пару транзисторов и накопительный конденсатор (рисунок 9.3). Поэтому такие схемы компактны, в силу чего объем хранимой информации в них во много раз больше, а потребление энергии - меньше, чем в статических ОЗУ.

Основным элементом, используемым для хранения информации в *динамических* ОЗУ, является *конденсатор*, при этом информация представленная электрическим зарядом последнего приравнивается к логической "1". В случае, когда конденсатор разряжен, считается что ЯП динамического ЗУ хранит логический "0".

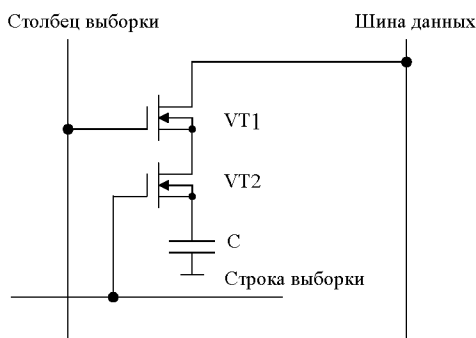


Рисунок 9.3 - Упрощенная схема ячейки памяти динамического ОЗУ.

Время хранения заряда на конденсаторе в силу его физических свойств ограничено (этому способствуют токи утечки) поэтому периодически необходимо восстанавливать информацию, записанную с помощью конденсатора. Такой процесс называют *регенерацией*. Это является одним из недостатков динамических ОЗУ.

При появлении уровня логической “1” на шинах выборки (рисунок 9.3) по столбцу и строке, т.е. выборе ЯП, транзисторы VT1 – VT2 открываются, в результате чего конденсатор С подключается к шине данных (в этом случае часто называемой *разрядной шиной*). Происходит считывание информации. Следует заметить, что на рассмотренной упрощенной схеме ячейки памяти динамического ОЗУ не показаны такие важные элементы этого устройства - как тактовый генератор для синхронизации узлов ЗУ и логическая схема для восстановления (регенерации) информационного заряда, стекающего с конденсатора.

К основным характеристикам всех ОЗУ на основе ИМС следует отнести: *ёмкость памяти*, измеряемой числом бит (или байт) хранимой информации и *время доступа* к памяти, характеризующее временным интервалом, измеряемым от момента обращения к требуемой ячейке памяти до выставления ее содержимого на шину данных.

9.5. Постоянные запоминающие устройства

Постоянные запоминающие устройства (ПЗУ) в отличие от ОЗУ хранят информацию и при отключенном своем питании, поэтому являются *энергонезависимыми*, и как следствие, предназначены для постоянного хранения каких-либо констант или программ.

По способу занесения информации в ИМС ПЗУ (программированию) различают следующие типы памяти:

- *Однократно программируемые изготовителем*, как правило, масочные ПЗУ или *ROM* (от англ. “read only memory” - память только для чтения);
- *Однократно программируемые пользователем*, обычно на основе плавких перемычек, называемые ППЗУ или *PROM* (от англ. “programmable ROM” – программируемые ROM);
- *Многokrратно программируемые* или репрограммируемые – РПЗУ или *EPROM* (от англ. “erasable programmable ROM” – стираемые программируемые ROM);
- *Многokrратно быстро программируемые* – *Flash ROM* (от англ. “flash” – вспышка).

В *однократно программируемых* ПЗУ в качестве ячейки памяти обычно используется перемычка между шинами в виде пленочных проводников, диодов или транзисторов. Наличие перемычки, например, соответствует логической “1”, ее отсутствие – логическому “0”. Процесс программирования таких ПЗУ сводится к пережиганию ненужных перемычек, поэтому ПЗУ такого типа являются однократно программируемыми.

Программируемые пользователем ПЗУ (PROM) по своей структуре аналогичны рассмотренным *однократно программируемым ПЗУ*, отличие состоит только в том, что в схемотехнике таких микросхем предусмотрена возможность программирования их самим пользователем, т.е. есть специальные выводы для управления процессом прожигания перемычек. Изначально во все ЯП записаны логические “1” или “0”.

Многократно программируемые ПЗУ или репрограммируемые (EPROM) в свою очередь подразделяются на:

- ПЗУ с записью и стиранием электрическим сигналом;
- ПЗУ с записью электрическим сигналом, стиранием ультрафиолетовым излучением.

Микросхемы EPROM допускают возможность многократного программирования (от сотен до тысяч циклов), способны сохранять информацию при отсутствии питания несколько тысяч часов, но требуют значительного времени на перепрограммирование (наличие специального устройства – программатора) и имеют сравнительно большое время считывания, что не позволяет использовать их в качестве ОЗУ.

Ячейкой памяти в EPROM обычно является полевой транзистор с плавающим затвором (рисунок 4.3,в) или транзистор с лавинной инжекцией заряда. Эти транзисторы под воздействием программирующего напряжения способны сохранить электрический заряд под затвором в течение долгого времени без напряжения собственного питания.

Для того, чтобы перепрограммировать ПЗУ его очищают, т.е. стирают записанную ранее информацию. В ПЗУ на основе транзисторов с плавающим затвором стирание производится электрическим сигналом, который вытесняет накопленный под затвором заряд, а в ПЗУ на основе транзисторов с лавинной инжекцией заряда стирание записанной информации происходит под воздействием ультрафиолетового (УФ) излучения, через специальное окно в корпусе ИМС.

Главным недостатком ПЗУ с УФ стиранием является невысокое количество циклов перепрограммирования и имеющаяся вероятность случайного стирания информации под воздействием света.

Многократно быстро программируемые ИМС памяти – Flash ROM, а также электрически стираемые ЗУ нового поколения EEPROM (от англ. “electrically erasable programmable ROM” - электрически стираемые программируемые ROM) обладают важным преимуществом, в отличие от рассмотренных EPROM, - у них есть возможность перепрограммирования при подключении к стандартной системной шине микропроцессорного устройства, т.е. они не требуют специальных устройств-программаторов.

Для Flash ROM и EEPROM стирание каждой ячейки выполняется автоматически при записи в нее новой информации.

Широкое применение находят Flash ROM и EEPROM с доступом к информации по последовательному каналу (Serial Flash, Serial Data Flash, Serial EEPROM или SEEPRM). В этом случае, адреса, данные и управляющие команды передаются последовательно побитно по одному проводу и синхронизируются импульсами на тактовом входе. При этом используются

различные последовательные шины (2-х, 3-х и 4-х разрядные), как стандартные, так и нестандартные, чаще всего I2C, Microwire, SPI и др. Преимущество последовательных микросхем заключается в их малых габаритах и минимальном количестве линий ввода-вывода, необходимых для их подключения к микропроцессору или микроконтроллеру, но при этом такие ИМС проигрывают в скорости обращения к ним.

Самые распространенные, применяемые в ПК, серии Flash ROM - 28Fxxx, 29F/C/EExxx, 39SFxxx (параллельные), 45Dxxx (последовательные), EEPROM - 28Cxxx (параллельные), 24Cxxx, 93Cxxx, 25Cxxx (последовательные). Такие ИМС обычно используют для записи базовых команд ввода/вывода (BIOS) персонального компьютера. На рисунок 9.4. показаны ИМС ЗУ, используемые в персональном компьютере.

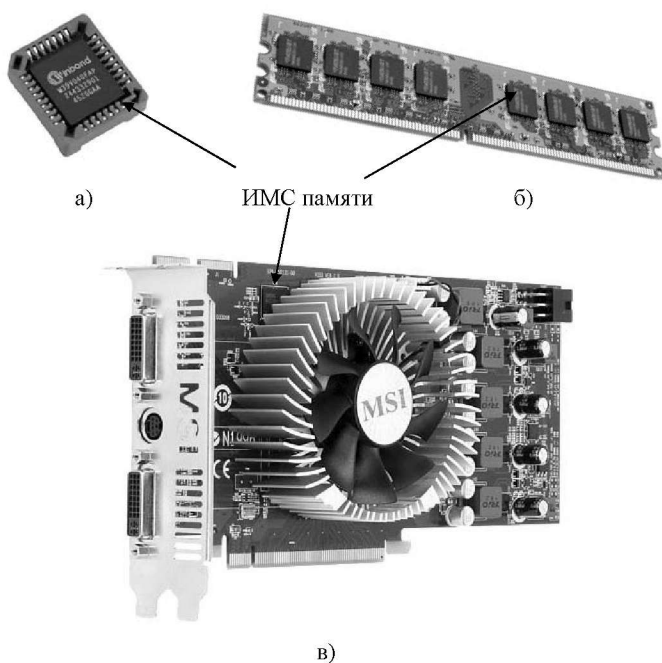


Рисунок 9.4 - ИМС ЗУ, используемые в ПК: а) ИМС Flash ROM, в которую записывают BIOS персонального компьютера; б) панель с оперативной памятью ПК - DDR RAM (от англ. Double Data Rate RAM, т.к. операции записи/чтения в нее осуществляются сразу по двум фронтам стробирующих импульсов); в) оперативная память на видеокарте.

9.6. Информационная емкость ИМС ЗУ

В заключение главы посвященной запоминающим устройствам, необходимо пояснить, что информационная емкость ИМС ЗУ рассчитывается в зависимости от того какова разрядность ячейки памяти (ЯП) микросхемы. Пример показан на рисунке 9.5.

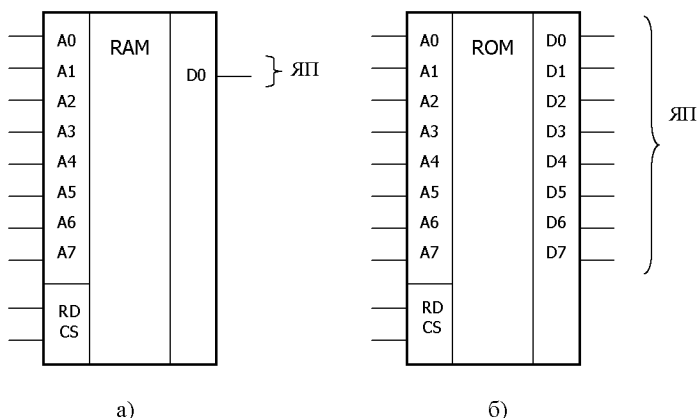


Рисунок 9.5 - а) ячейка памяти ОЗУ состоящая из одного разряда, б)ячейка памяти ПЗУ состоящая из 8 разрядов.

Адресные входы обозначаются буквой А с соответствующим номером, информационные выходы – буквой D. Управляющие сигналы, из представленных, состоят из: RD – чтение записанной в память информации и CS – выбор кристалла микросхемы.

Информационная емкость ИМС ОЗУ, показанного на рисунке 9.5,а, определяется как: $r = 2^m$, где m – число адресных входов.

Подставляя значения, нетрудно получить: $r = 2^8 = 256$ бит

Тогда как информационная емкость ИМС ПЗУ, представленного на рисунке 9.5,б, определяется как: $r = n \cdot 2^m$, где m – число адресных входов, n – разрядность ячейки памяти.

Подставляя значения, получим: $r = 8 \cdot 2^8 = 2048$ бит = 2 Кбит.

Совершенно очевидно, что чем больше емкость микросхемы памяти, тем больше информации можно в ней сохранить. В рассматриваемом случае большей информационной емкостью обладает ИМС ROM.

Вопросы для самопроверки:

1. Для чего служат *запоминающие устройства*?
2. Как называют простейший элемент ЗУ?

3. В чем достоинства и недостатки *оперативных* запоминающих устройств?
4. Какие классы *ОЗУ* вы знаете, чем они отличаются?
5. Что является основой *динамических* ОЗУ?
6. В чем особенность *постоянных* запоминающих устройств?
7. Какие типы *ПЗУ* вы знаете, и чем они отличаются друг от друга?
8. Какие основные *характеристики* присущи любой ИМС ЗУ?
9. Где находят применение ИМС ЗУ *в персональном компьютере*?
10. Куда записывается *BIOS* персонального компьютера?
11. Как рассчитывается информационная емкость ИМС ЗУ?

Глава 10. Введение в микропроцессоры

В заключительной главе речь пойдет о *микропроцессорах* (МП) или *процессорах* (в первом случае подчеркивается, что процессор - интегральная микросхема), занимающих самую верхнюю строчку в иерархии интегральных микросхем, как по количеству транзисторов расположенных на кристалле (СБИС, УБИС и ГБИС), так и по своим функциональным возможностям. В компьютере МП является самым главным элементом, так как отвечает за все вычислительные процессы (благодаря встроенному АЛУ) и управление другими элементами системы.

Первый микропроцессор, носивший название i4004, появился в 1971 году и предназначался для работы в калькуляторе, работал на частоте 750 кГц и содержал 2300 транзисторов. Выпустила его фирма Intel, до сих пор являющаяся одним из лидеров среди разработчиков микропроцессоров.

Дальнейшая эволюция микропроцессоров привела к их повсеместному использованию в самых разнообразных системах управления и обработки данными, и в первую очередь – персональных компьютерах.

10.1. Классификация микропроцессоров

Классифицируют микропроцессоры по следующим направлениям:

1. *По числу больших интегральных схем задействованных в микропроцессорном комплексе:*

- однокристалльные;
- многокристалльные;
- многокристалльные секционные.

Однокристалльные микропроцессоры представляют собой одну СБИС (или УБИС, или ГБИС) – один кристалл, на котором реализованы всех аппаратные и функциональные блоки процессора (арифметико-логический, регистров, стека, прерываний, интерфейса, управления и синхронизации и др.).

Многокристалльные микропроцессоры появились в связи с тем, что возможности однокристалльных ограничены технологическими ресурсами их кристалла, и порой реализовать многопроцессорный комплект быстрее, нежели чем перейти на новую технологию получения высокопроизводительного однокристалльного микропроцессора. В связи с этим для повышения производительности отдельных устройств, производят разделение логической структуры проектируемого микропроцессора на функционально законченные части, которые затем реализуют в виде отдельных СБИС, которые и выполняют каждая свои определенные функции *автономно*.

Многокристалльные секционные микропроцессоры выполняют ту же задачу, что и *многокристалльные*, отличие от последних состоит в способе разбиения логической структуры процессора. Обычно микропроцессорная секция это СБИС, предназначена для обработки нескольких разрядов данных или выполнения определенных управляющих операций. Секционность БИС МП определяет возможность "наращивания" разрядности обрабатываемых данных или усложнения устройств управления микропроцессора при "параллельном" включении большего числа БИС.

2. По функционально-структурным особенностям и областям применения:

- универсальные микропроцессоры с CISC - архитектурой;
- универсальные микропроцессоры с RISC - архитектурой;
- специализированные микропроцессоры;
- микроконтроллеры.

Универсальные микропроцессоры с CISC – архитектурой (от англ. “Complicated Instruction Set Computer” – компьютер со сложным набором команд) применяются главным образом в персональных компьютерах и серверах, помимо этого микропроцессоры этого семейства широко используются в устройствах управления, встраиваются в различные приборы и системы.

Универсальные микропроцессоры с RISC – архитектурой (от англ. “Reduced Instruction Set Computer” – компьютер с сокращенным набором команд) применяются в основном в рабочих станциях, мощных серверах и при построении мультипроцессорных систем.

В классе *специализированных микропроцессоров* в настоящее время наиболее широко представлены DSP (от англ. “Digital Signal Processor” – процессор цифровой обработки сигналов). Кроме DSP выпускаются микропроцессоры, специализированные для передачи информации в системах коммуникации – коммуникационные контроллеры, для обработки графической информации и др.

Микроконтроллеры являются наиболее массовым представителем микропроцессорной техники. Интегрируя на одном кристалле высокопроизводительный процессор, память и набор периферийных устройств, микроконтроллеры позволяют с минимальными затратами реализовать широкий спектр систем управления различными системами и процессами. Так использование микроконтроллеров в объектах управления и обработки информации обеспечивает исключительно высокие показатели эффективности при низкой их стоимости. Во многих случаях система вообще может состоять только из одного микроконтроллера.

3. По виду обрабатываемых входных сигналов:

- цифровые;
- аналоговые.

Разбиение на цифровые и аналоговые связано с тем, что привычные цифровые микропроцессоры могут иметь встроенные в свою структуру аналого-цифровые и цифро-аналоговые преобразователи, которые «переводят» их из категории *цифровых* в категорию *аналоговых* микропроцессоров.

Например, входные аналоговые данные передаются в МП через аналогово-цифровой преобразователь в цифровой форме, обрабатываются в цифровом виде, после чего возвращаются в систему (после обратного преобразования) в аналоговом виде. С архитектурной точки зрения такие микропроцессоры представляют собой не что иное как аналоговые функциональные преобразователи сигналов и называются *аналоговыми микропроцессорами*.

Они выполняют функции любой аналоговой схемы. При этом применение аналогового микропроцессора значительно повышает точность обработки аналоговых сигналов и их воспроизводимость, а также расширяет функциональные возможности за счет программной "настройки" цифровой части микропроцессора на различные алгоритмы обработки сигналов.

4. По *характеру временной организации работы*:

- синхронные;
- асинхронные.

В *синхронных* микропроцессорах начало и конец выполнения операций задаются устройством синхронизации (управления), время выполнения операций при этом не зависит от вида выполняемых команд и величин операндов.

В *асинхронных* микропроцессорах начало выполнения каждой следующей операции определяется сигналом фактического окончания выполнения предыдущей. Чтобы эффективно использовать все узлы микропроцессорной системы, в их состав вводят электронные цепи, обеспечивающие автономное функционирование устройств. Закончив выполнение какой-либо команды, узел вырабатывает сигнал запроса, означающий его готовность к выполнению следующей операции.

Роль распределителя заданий выполняет память, которая в соответствии с заранее определенными приоритетами выполняет поочередно запросы устройств по обеспечению их командами и данными.

5. По *организации структуры микропроцессорных систем*:

- одномагистральные;
- многомагистральные.

В *одномагистральных* микропроцессорных системах все устройства имеют один *интерфейс* и подключаются к единой информационной магистрали, по которой передаются данные, адреса и управляющие сигналы.

В *многомагистральных* микропроцессорных системах устройства подключаются каждый к своей информационной магистрали, что позволяет осуществить одновременную передачу данных и сигналов управления сразу многим устройствам. Такая организация систем усложняет их конструкцию, но позволяет увеличить производительность.

6. По количеству выполняемых программ:

- однопрограммные;
- многопрограммные.

В *однопрограммных* микропроцессорах в текущий момент времени выполняется только одна программа. Переход к выполнению следующей программы происходит после завершения предыдущей.

В *многопрограммных* (мультипрограммных) микропроцессорах, по определению, одновременно выполняется несколько программ. Что помимо повышения производительности микропроцессорных систем позволяет осуществлять одновременный контроль за состоянием и управлением большим числом источников или приемников информации.

10.2. Архитектура микропроцессоров

Для комплексной оценки свойств отдельных микропроцессоров введено понятие архитектуры МП, под этим понимается его схмотехническая и логическая организация.

Лучше понять работу процессора можно, рассмотрев его в составе системы с которой он взаимодействует. Наибольшее применение получили микропроцессорные системы (в том числе и в ЭВМ), использующие *магистрально-модульную структуру* построения (рисунок 10.1). Такая структура характеризуется четко выраженной *общей* шиной, к которой подсоединяются все устройства системы, выполняемые в виде отдельных модулей.

Микропроцессор координирует работу всех устройств цифровой системы с помощью общей (*системной*) шины, которая включает в себя шину *управления*, *адресную* шину (служащую для выбора определенной ячейки памяти, порта ввода или порта вывода и пр.) и шину *данных* (по которой осуществляется двунаправленная пересылка данных к микропроцессору и обратно).

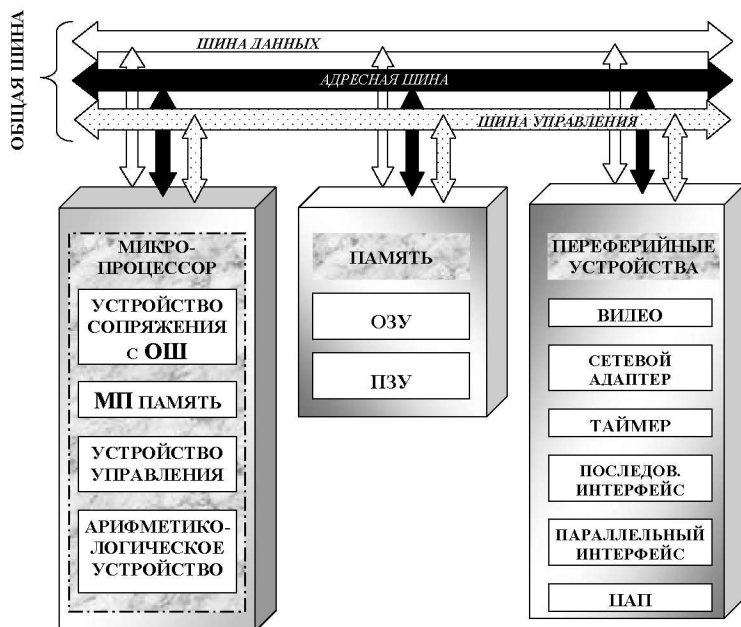


Рисунок 10.1 - Типовая архитектура микропроцессора включенного в ЭВМ с магистрально-модульной структурой.

Состав МП на рисунке 10.1, представляется следующим стандартным набором блоков:

- *устройство сопряжения с ОШ (УСОШ)* – представляет собой интерфейс связи МП с системной шиной;
- *МП память (МПП)* – включает в себя КЭШ-память и регистры разного назначения (общие, сдвиговые и т.п.) - служит для хранения исходных, промежуточных и конечных данных работы процессора;
- *устройство управления (УУ)* – предназначено для управления и контроля за выполнением операций, выбором команд программы в необходимой последовательности, их дешифровки и обработки;
- *арифметико-логическое устройство (АЛУ)* - предназначено для выполнения арифметических и логических операций над числовой и символьной информацией, поступающей в МП, и является самым главным блоком процессора.

Имея вышеперечисленные блоки в своем составе, микропроцессор может выполнять следующие *операции*:

- *арифметические*: сложение, вычитание, деление, умножение;
- *логические*: И, ИЛИ, исключающее ИЛИ, отрицание (инверсия), сдвиг;
- *пересылки*;
- *передачи управления*: ветвление, условный и безусловный переходы, вход в подпрограмму или выход из нее, обработка прерываний;
- *управления процессором*: переключение регистров разного назначения, управление энергопотреблением и т.п.

Выполнение этих операций микропроцессор осуществляет под воздействием поступающих на его вход микрокоманд. К ним относятся, например, такие как: команды изменения содержимого ячеек памяти, обновления содержимого регистров общего назначения, выполнения операций с памятью-стеком, выполнения операций в АЛУ, изменения содержимого регистра состояния и многие другие. Разнообразие команд управления МП представляет собой его *систему команд*. Чем больше команд выполняет МП, тем эффективнее может быть реализован алгоритм решения какой-либо прикладной задачи. Системы команд различных МП отличаются друг от друга, так как каждый МП предназначен для определенной области применения. Кроме отличий системы команд, МП могут различаться организацией режима прерываний, т.е. возможностью МП использовать свободные промежутки времени для выполнения другой части программы.

Рассмотрим в качестве примера особенности архитектур процессоров AMD K8 и Intel Core (P8). Эти двухъядерные процессоры компаний Intel и AMD соответственно, представлены на рисунках 10.2 и 10.3.

В основе микроархитектуры обоих процессоров, K8 и P8, лежат одни и те же принципы построения. Оба ядра являются *суперскалярными* и *конвейерными*, то есть параллельно обрабатывают несколько команд с переопределением порядка их следования в целях оптимальной загрузки вычислительных ресурсов.

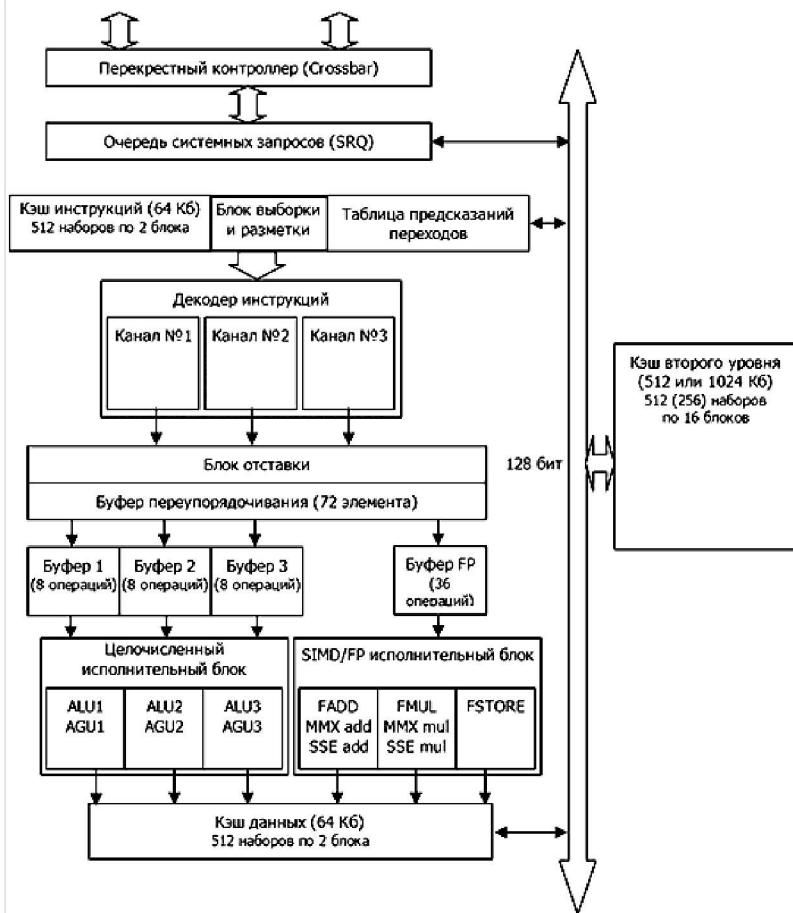


Рисунок 10.2 - Архитектура процессора AMD K8.

Выборка команд в обоих процессорах производится из отдельного кэша первого уровня для инструкций (L1I), выбора данных – из кэша данных (L1D). Оба кэша организованы одинаково, с использованием блочно-ассоциативного принципа выборки. Чтение команд из кэша выполняется с опережением и предсказанием условных переходов. Имеется также расположенный на кристалле полноскоростной кэш второго уровня. Обращение к памяти также выполняется с опережением, чтобы минимизировать простой процессора в ожидании данных.

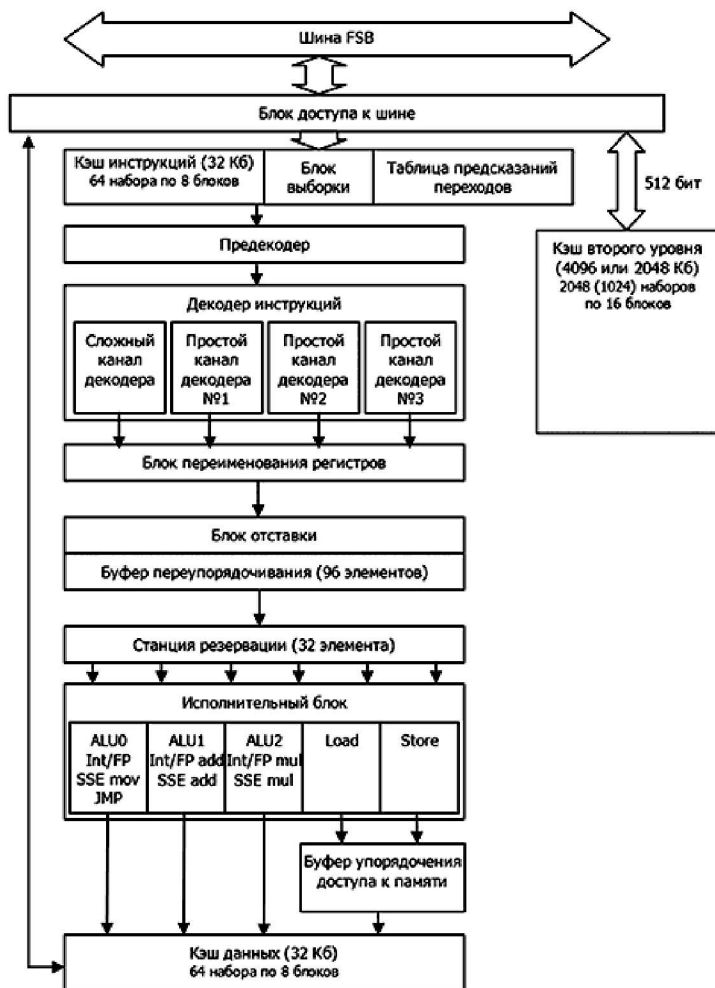


Рисунок 10.3 - Архитектура процессора Intel Core.

Имеются отличия в архитектурах представленных процессоров. Так, вычислительное ядро процессора AMD K8 является несколько переработанным и дополненным вариантом ядра K7 (Athlon/Athlon XP). В нем обработка команд

целочисленных и с плавающей запятой выполняется на отдельных устройствах. Для целочисленных команд предусмотрены три практически равноценных блока, выполняющих как арифметико-логические, так и адресные операции. Операции с плавающей запятой, а также SIMD-команды MMX/SSE/3DNow выполняются тоже в трех блоках, но рассчитанных на разные действия. Декодирование (преобразование во внутренние микро-операции) тоже выполняется по три. Именно так, тройками, они и "путешествуют" по вычислительным ресурсам. Процессор еще на этапе выборки выбирает, как будут выполняться команды. Эффективность загрузки вычислительных блоков при этом не будет максимальной, но количество и длительность стадий, через которые проходят команды в процессе выполнения, уменьшается. При выполнении ненужных команд, что случается при неправильном предсказании направления ветвления в программе, процессор K8 очень быстро очищает и перезагружает конвейер. Согласно общепризнанному мнению, именно эта особенность является главным преимуществом процессора AMD перед Pentium 4.

Вычислительное ядро процессора Intel P8 тоже унаследовано от процессора предыдущего поколения, но не Pentium 4, а Pentium 3. Впрочем, после внесенных изменений оно заметно усложнилось. Так, выборка команд идет четырьмя, а не тремя устройствами одновременно, причем процессор "научился" в некоторых случаях объединять две исходные команды в одну. Далее полученные микро-операции, тоже пригодные к объединению в пары, помещаются в общую очередь большого размера, откуда поступают на выполнение. Два исполнительных блока занимают доступом в память и три – выполнением, причем команд как целочисленных, так и с плавающей запятой. Отметим возможность обрабатывать 128-битные и упакованные команды SSE целиком, а не разбивать их на две отдельные операции, как в случае процессора AMD.

Несмотря на более сложный способ диспетчеризации команд, общая длина конвейера у Intel P8 увеличилась незначительно. Кроме того, в данном процессоре имеется сложный блок предсказания ветвлений, который использует самые передовые алгоритмы, сводящие к минимуму вероятность неправильного предсказания и следующей за ним перезагрузки конвейера.

Оба процессора могут эффективно обрабатывать 64-разрядные инструкции AMD64/Intel64.

Кэши первого уровня у сравниваемых процессоров отличаются. У AMD K8 оба кэша имеют размер по 64 Кб, но содержат всего два блока в наборе. У Intel P8 кэши вдвое меньше, но их ассоциативность (число блоков в наборе) в 4 раза выше. Поэтому эффективность кэширования данных и команд обоими процессорами примерно одинакова. У Intel P8 размер кэша второго уровня намного больше, но у AMD K8 имеется встроенный контроллер памяти, обеспечивающий намного меньшие задержки при доступе к памяти. Процессор Intel работает через системную шину FSB, а значит, использует внешний контроллер памяти. С другой стороны, эффективный механизм доступа к памяти с опережением (аппаратная предвыборка) позволяет ему значительно уменьшить влияние больших задержек на общую производительность, а

механизм устранения неоднозначностей при доступе к памяти – не обращаться к памяти без необходимости. Таким образом, разработчики Intel смогли добиться хорошей скорости работы с памятью другими способами.

Оба процессора являются двухъядерными, но по принципу объединения ядер отличаются (показано на рисунке 10.4). В процессоре AMD K8 два ядра соединены в точке, называемой System Request Queue – очередь системных запросов. Заметим, что этот блок изначально был рассчитан на подключение двух процессоров. К SRQ подключен общий на два ядра контроллер Crossbar, который соединяет SRQ с контроллером памяти и контроллером шины HyperTransport, который соединяет SRQ с контроллером памяти и контроллером шины HyperTransport.

У процессора Intel P8 архитектура иная, в нем два ядра объединены в точке блока доступа к системной шине.

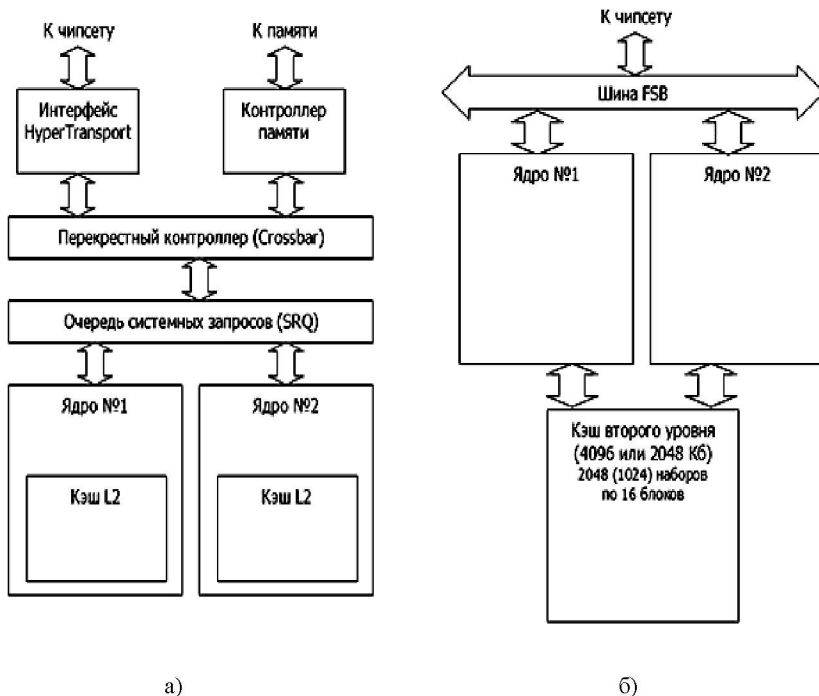


Рисунок 10.4. Сравнение двухъядерных архитектур: а) Athlon 64 X2 и б) Intel Core.

К этому же блоку подключен и кэш второго уровня, поэтому разработчики решили оставить один кэш на два процессора. С одной стороны, это позволяет не только исключить необходимость синхронизации двух кэшей (обеспечения идентичности совпадающих данных), но и добиться более эффективного распределения объема между ядрами. То ядро, которое чаще обращается к кэшу второго уровня, и заполнит его своими данными. Но с другой стороны, оба ядра вынуждены обращаться к одному кэшу одновременно.

Таким образом, сравнивая архитектуры представленных процессоров можно заключить, что особенности архитектур каждого из них, позволяют им получить дополнительные преимущества в работе.

Например, для процессора Intel характерна наиболее эффективная выборка и распределение команд по исполнительным устройствам, что дает более высокую производительность в расчете на мегагерц частоты. А у процессора AMD имеется встроенный контроллер памяти, обеспечивающий намного меньшие задержки при доступе к памяти.

10.3. Основные характеристики микропроцессоров

К основным характеристикам микропроцессора относятся его *разрядность* и *тактовая частота*, а также наличие определенного *объема кэш-памяти* и особенности построения *архитектуры* процессора.

Разрядность – это максимально возможное число одновременно обрабатываемых МП двоичных разрядов – *бит*.

Например, в настоящий момент в персональных компьютерах на смену 32 разрядным процессорам пришли 64-х разрядные. В данном случае говорится о разрядности внутренних общих регистров МП, однако следует учитывать, что еще существуют не менее важные для определения характеристик процессора: *разрядность шины данных* (определяющая скорость передачи информации) и *разрядность шины адреса* (определяющая размер адресного пространства).

Тактовая частота МП, называемая также *внутренней*, определяет максимальное время, требующееся на переключение микроэлементов (транзисторов) процессора, поэтому тактовая частота определяет скорость его работы. Обмен с системной шиной осуществляется на *внешней частоте (частоте шины)*, обычно меньше внутренней. Частное между внешней и внутренней частотой выражается коэффициентом умножения и учитывается при подключении процессора.

Все выпускаемые в настоящее время процессоры снабжены внутренней быстродействующей кэш-памятью первого уровня Level 1 и второго уровня Level 2. Чем больше объем кэш-памяти и частота, на которой она работает, тем быстрее обрабатываются процессором команды и данные.

В качестве примера, отражающего основные характеристики процессоров, приведены данные в таблице 10.1 для рассмотренных выше рассмотренные выше МП AMD K8 и Intel Core.

Таблица 10.1 – Характеристики процессоров AMD K8 и Intel Core.

Название	<i>Intel Core 2 Duo E6300</i>	<i>AMD Athlon 64 X2 4200+</i>
Тактовая частота	1.83 ГГц	2.2 ГГц
Частота шины	266 МГц	200 МГц
Множитель	7	11
Кэш L2	1 x 1024 Кб	2 x 512 Кб
Технология	65 нм	90 нм
Энергопотребление	65 Вт	89 Вт

Среди современных процессоров, отличающихся более высокими характеристиками, на момент редактирования данного учебного пособия, можно выделить, например, восьмиядерный процессор компании Intel: Xeon MP Beckton (показан на рисунке 10.5).

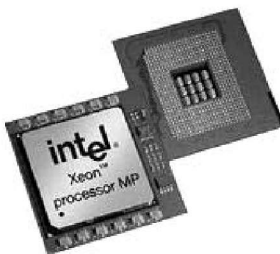


Рисунок 10.5 - Восьмиядерный процессор компании Intel Xeon MP Beckton.

Выполнен процессор по 45 нм технологическим нормам, на площади его кристалла расположено более 700 млн. транзисторов! Частота процессора 1867...2000 МГц; коэффициент умножения 14...15; объем КЭШ-памяти: L2-1024...2048 Кб, L3 - 12288...18432 Кб; напряжение на ядре 0.675 В.

Вопросы для самопроверки:

1. Какую роль играет *микропроцессор* в ЭВМ?
2. По каким признакам *классифицируют* микропроцессоры?
3. Какие основные блоки присутствуют в архитектуре любого МП?
4. Для чего предназначено *АЛУ*?
5. Что означает понятие - *система команд* МП?
6. Одинакова ли для всех МП система команд, почему?
7. Какие основные микропроцессорные *характеристики* нужно знать?
8. Когда говорят о *разрядности* МП что имеют в виду?
9. Какова разрядность современных МП в составе персональных ЭВМ?
10. Как называют самую широко распространенную *структуру* современных ЭВМ, в которой главную роль играет МП?

Использованные источники:

Список литературы:

1. Алексенко А.Г., Шагурин И.И. Микросхемотехника: Учеб. пособие для вузов. - 2-е изд., перераб. и доп. - М.: Радио и связь, 1990.- 496 с.
2. Балашов Е. П., Григорьев В. Л., Петров Г. А. Микро- и миниЭВМ. Л.: Энергоатомиздат, 1984.-376 с.
3. Басманов А. С., Широков Ю. Ф. Микропроцессоры и однокристалльные микроЭВМ: Номенклатура и функциональные возможности / Под ред. В. Г. Домрачева. М.: Энергоатомиздат, 1988. - 127 с.
4. Бочаров Л.Н. Полевые транзисторы. - М. : Радио и связь, 1984. - 80 с.
5. Брам П., Брам Д. Микропроцессор 80386 и его программирование: Пер. с англ.- М.: Мир, 1990. - 448 с.
6. Вениаминов В.Н. и др. Микросхемы и их применение. - М.: Радио и связь, 1989.-240 с.
7. Власов А.Д., Мурин Б.П. Единицы физических величин в науке и технике: Справочник.- М.: Энергоатомиздат, 1990.-176 с.
8. Калиш Г.Г. Основы вычислительной техники: Учебн. пособ. для средн. проф. учебных заведений. - М. Высш. шк., 2000.- 271 с.
9. Кауфман М., Сидман А.Г. Практическое руководство по расчетам схем в электронике: Справочник. Т1.- М.: Энергоатомиздат, 1991.-368 с.
10. Киселев С.В., Куранов В.П. Оператор ЭВМ: Учеб. для нач. проф. образования. - М: ПрофОбрИздат, 2001 -208 с.
11. Ланцов А.Л., Зворыкин Л.Н., Осипов И.Ф. Цифровые устройства на комплементарных МДП интегральных микросхемах. - М.: Радио и связь, 1983. - 272 с.
12. Лебедев О.Н. Микросхемы памяти и их применение.- М.: Радио и связь, 1990. -160 с.
13. Майер Р.В. Информатика: Кодирование информации. Принципы работы ЭВМ -Учебн. пособ. для вузов. - Глазов: ГИЭИ филиал ИжГТУ, 2004.-124 с.
14. Майоров С. А., Кириллов В. В., Приблуда А. А. Введение в микроЭВМ. Л.: Машиностроение, Ленингр. отд., 1988. - 303 с.
15. Микропроцессоры: В 3-х кн. / Под ред. Преснухина. М.: Высшая школа, 1986. Кн.1. - 495 с. Кн. 2. -383 с. Кн. 3.- 351 с.
16. Моделирование сток-затворных характеристик одноэлектронных транзисторов /И. И. Абрамов, С.А. Игнатенко, Е.Г. Новик /И. И. Абрамов, С. А. Игнатенко, Е. Г. Новик - Микросистем. техника. 2003 . N 5. - с. 18-20.
17. Микросхемы АЦП и ЦАП. Справочник - М.: ДОДЭКА, 2005. – 432 с.
18. Мышляева И.М. Цифровая схемотехника: Учебное пособие - М.: Издательский центр «Академия», 2005.- 400 с.
19. Нестеров П. В. Микропроцессоры. Архитектура и ее оценка. М.: Высшая школа, 1984. - 104 с.
20. Опадчий Ю.Ф. Аналоговая и цифровая электроника. Полный курс., изд. «РиС», 2005.-768 с.

21. Полупроводниковые приборы. Транзисторы малой мощности: Справочник - 2-е изд., стереотип. - /А.А. Зайцев, А.И. Миркин, В.В. Мокряков и др.: Под ред. А.В. Голомедова - М.: Радио и связь, 1994. - 384 с.
22. Полупроводниковые приборы. Транзисторы средней и большой мощности: Справочник - 2-е изд., стереотип. - /А.А. Зайцев, А.И. Миркин, В.В. Мокряков и др.: Под ред. А.В. Голомедова - М.: Радио и связь, 1994. - 640 с.
23. Применение интегральных микросхем в электронной вычислительной технике: Справочник/ Р.В. Данилов, С.А. Ельцова, Ю.П. Иванов и др.: Под ред. Б.Н. Файзулаева, Б.В. Тарабрина. -М.: Радио и связь. - 1986. -384 с.
24. Пухальский Г.И., Новосельцева Т.Я. Цифровые устройства: Учебное пособие для втузов.- СПб.: Политехника. -1996. - 885 с.
25. Пятибратов А.П., Гудыно Л.П., Кириченко А.А. Вычислительные системы, сети и телекоммуникации. - М.: Финансы и статистика, 2002. - 512 с.
26. Рыжиков Ю.В. Информатика: лекции и практикум.- СПб.: КОРОНАпринт, 2000.-256 с.
27. Стариченко Б.Е. Теоретические основы информатики: Учебное пособие для вузов. - М.: Горячая линия - Телеком, 2003. -312 с.
28. Сташин В.В., Урусов А.В., Мологонцева О.Ф. Проектирование цифровых устройств на однокристальных микроконтроллерах.- М.: Энергоатомиздат, 1990. - 224 с.
29. Токхайм Р. Микропроцессоры: Курс и упражнения / Пер. с англ. Под ред. Грасевича. М.: Энергоатомиздат, 1987.- 338 с.
30. Трофимова И.П. Системы обработки и хранения информации: Учеб. для вузов. - М.: Высш. шк., 1989. - 191 с.
31. Угрюмов Е.П. Цифровая схемотехника. - СПб.: БХП - Петербург, 2001.
32. Основы компьютерной электроники: Учебное пособие для студентов специальности: 351400 - «Прикладная информатика (по областям)» БФ МосАП; автор-составитель: Фомин Д.В. -Благовещенск, ПКИ «ЗЕЯ», 2005. - 113 с.
33. Цифровые интегральные микросхемы: Справочник/ П.П. Мальцев, Н.С. Долидзе, М.И. Критенко и др. - М: Радио и связь. - 1994. - 240 с.
34. Шило В.Л. Популярныe цифровые микросхемы: Справочник. - М.: Радио и связь. -1987. -352 с.
35. Электротехника и электроника в экспериментах и упражнениях: В 2-х томах / Под ред. Д.Н.Панфилова. - Т. 2. Электроника. - М.: Догэна, 2000. - 287с.

Интернет ссылки:

<http://www.terralab.ru/system/23586/>
http://www.3dnews.ru/cpu/extreme_edition_840/
<http://www.3dnews.ru/cpu/cpu-roadmap/>
<http://www.3dnews.ru/cpu/semiconductor/>
<http://stroyinf.ru/cgi-bin/mck/gost.cgi?i=-3x238>
<http://phys.web.ru/db/>
<http://www.aip.org/mgr/pnu/>
<http://gejts-bill.viv.ru/cont/roadahea/16.htm>
http://www.crimea.edu/tnu/structure/physic_fac/departments/general/common_phys/all/rad2.htm
http://www.viacom.ru/Memory/prod_memory_type.htm
http://ntlib.chat.ru/ou/per_ou.htm
http://www.fled.ru/cpus/reviews/intel_corei7_page_1
<http://www.gigamark.com/content/view/108/>
<http://nano-info.ru/nanotechnologies/>

Дмитрий Владимирович Фомин

Основы компьютерной электроники

Учебное пособие

Издание второе, стереотипное

Ответственный редактор *Н. Соломадина*

Верстальщик *С. Мартынович*

Издательство «Директ-Медиа»
117342, Москва, ул. Обручева, 34/63, стр. 1
Тел/факс + 7 (495) 334-72-11
E-mail: manager@directmedia.ru
www.biblioclub.ru